

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-168445

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

H01S 5/022

H01L 23/12

H01L 23/14

(21)Application number : 2000-074353

(71)Applicant : DENSO CORP

(22)Date of filing : 16.03.2000

(72)Inventor : KATO HISAYA  
ATSUMI KINYA  
ABE KATSUNORI

(30)Priority

Priority number : 11279479

Priority date : 30.09.1999

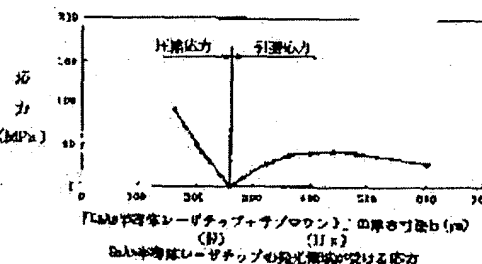
Priority country : JP

## (54) SEMICONDUCTOR LASER

(57)Abstract:

PROBLEM TO BE SOLVED: To improve reliability of a semiconductor laser by increasing the generating current value of kinks caused by stresses received from a pedestal or sub-mount at solder fixing of a semiconductor laser chip to a pedestal.

SOLUTION: When a width W and a thickness H of a semiconductor laser chip, a thickness Hs of a sub-mount, and a total thickness h of the chip and sub-mount are respectively set at 700  $\mu\text{m}$  and 120  $\mu\text{m}$ , 140  $\mu\text{m}$ , and 260  $\mu\text{m}$  at mounting of the chip on the pedestal made of an iron-based (or copper-based) material, the light-emitting region of the chip can be prevented from receiving stresses from the pedestal and sub-mount and the occurrence of kinks, caused by residual stresses can be eliminated to a high drive current value. In addition, when the relation between the values of the residual stresses and the generating currents of the kinks is found, the conditions for the thickness h that can suppress the occurrence of kinks can be set within a required operating current range.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号  
特開2001-168445  
(P2001-168445A)

(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl. <sup>7</sup>	識別記号	FI	テマコード*(参考)
H01S 5/022		H01S 5/022	5F073
H01L 23/12		H01L 23/12	F
23/14		23/14	S

審査請求 未請求 請求項の数51 OL (全 30 頁)

(21)出願番号 特願2000-74353(P2000-74353)

(22)出願日 平成12年3月16日(2000.3.16)

(31)優先権主張番号 特願平11-279479

(32)優先日 平成11年9月30日(1999.9.30)

(33)優先権主張国 日本(JP)

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 加藤 久弥

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 渥美 欣也

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(74)代理人 100071135

弁理士 佐藤 強

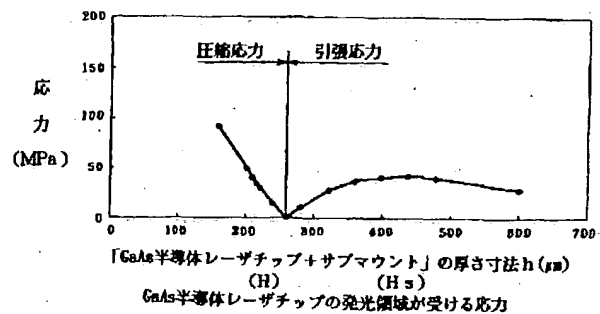
最終頁に続く

(54)【発明の名称】 半導体レーザ装置

(57)【要約】

【課題】 半導体レーザチップが、はんだにより台座に固定する際に、台座やサブマウントから受ける応力に起因して発生するキングの発生電流値を高くして信頼性の向上を図る。

【解決手段】 鉄系材料（もしくは銅系材料）の台座上にマウントする場合に、半導体レーザチップの幅寸法Wを700 $\mu$ m、厚さ寸法Hを120 $\mu$ m、サブマウントの厚さ寸法Hsを140 $\mu$ mとして、それらの和の厚さ寸法hを260 $\mu$ mに設定すると、半導体レーザチップの発光領域は台座およびサブマウントから応力を受けないようにすることができ、高い駆動電流値まで残留応力に起因したキングの発生を無くすることができる。また、残留応力の値とキングの発生電流との関係を求めると、必要な動作電流の範囲でキングの発生を抑制する厚さ寸法hの条件を設定することができる。



## 【特許請求の範囲】

【請求項1】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $60\text{MPa}$  ( $6 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザーチップの幅寸法 $W$ と厚さ寸法 $H$ との比 $W/H$ を設定したことを特徴とする半導体レーザー装置。

【請求項2】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $30\text{MPa}$  ( $3 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザーチップの幅寸法 $W$ と厚さ寸法 $H$ との比 $W/H$ を設定したことを特徴とする半導体レーザー装置。

【請求項3】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $60\text{MPa}$  ( $6 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザーチップの厚さ寸法 $H$ を設定したことを特徴とする半導体レーザー装置。

【請求項4】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $30\text{MPa}$  ( $3 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザーチップの厚さ寸法 $H$ を設定したことを特徴とする半導体レーザー装置。

【請求項5】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップの幅寸法 $W$ と厚さ寸法 $H$ との比の値 $W/H$ もしくは厚さ寸法 $H$ を、それらを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときあるいはその近傍の値となるように設定したことを特徴とする半導体レーザー装置。

【請求項6】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップの厚さ寸法 $H$ を、それを変化させたときに前記残留応力が引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるとき

もしくはその値を中心としてその近傍である $\pm 60\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザー装置。

【請求項7】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップの厚さ寸法 $H$ を、それを変化させたときに前記残留応力が引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときあるいはその値を中心としてその近傍である $\pm 40\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザー装置。

【請求項8】 少なくとも表面に金属層を有する台座と、この台座上に金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップの厚さ寸法 $H$ を、それを変化させたときに前記残留応力が引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときあるいはその値を中心としてその近傍である $\pm 10\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザー装置。

【請求項9】 請求項1に記載の半導体レーザー装置において、前記半導体レーザーチップは、GaAs系材料により形成され、前記台座は、鉄系材料により形成されており、前記比の値 $W/H$ は、4以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザー装置。

【請求項10】 請求項6ないし8のいずれかに記載の半導体レーザー装置において、前記半導体レーザーチップは、GaAs系材料により形成され、前記台座は、鉄系材料により形成されていることを特徴とする半導体レーザー装置。

【請求項11】 請求項1に記載の半導体レーザー装置において、前記半導体レーザーチップは、InP系材料により形成され、前記台座は、鉄系材料により形成されており、前記比の値 $W/H$ を4以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザー装置。

【請求項12】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザーチップとを備えた半導体レーザー装置において、前記半導体レーザーチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $60\text{MPa}$  ( $6 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザーチップの幅寸法 $W$ と前記台座の上面位置から前記半導体レーザーチップの上面位置までの寸法 $h$  (半導体レーザーチップの厚さ寸法 $H$ とサブマウ

ントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）との比 $W/h$ を設定したことを特徴とする半導体レーザ装置。

【請求項13】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $30\text{MPa}$  ( $3 \times 10^7\text{Pa}$ ) 以下となるように前記半導体レーザチップの幅寸法 $W$ と前記台座の上面位置から前記半導体レーザチップの上面位置までの寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）との比 $W/h$ を設定したことを特徴とする半導体レーザ装置。

【請求項14】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $60\text{MPa}$  ( $6 \times 10^7\text{Pa}$ ) 以下となるように前記台座の上面位置から前記半導体レーザチップの上面位置までの寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）を設定したことを特徴とする半導体レーザ装置。

【請求項15】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップを前記台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値 $30\text{MPa}$  ( $3 \times 10^7\text{Pa}$ ) 以下となるように前記台座の上面位置から前記半導体レーザチップの上面位置までの寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）を設定したことを特徴とする半導体レーザ装置。

【請求項16】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップの幅寸法 $W$ と前記台座の上面位置から前記半導体レーザチップの上面位置までの寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）との比の値 $W/h$ もしくは厚さ寸法 $h$ を、それらを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときにその値もしくはその近傍の値となるように設定したことを特徴とする半導体レーザ装置。

【請求項17】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記台座の上面位置から前記半導体レーザチップの上面位置までの厚さ寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときに値もしくはその値を中心としてその近傍である $\pm 60\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザ装置。

【請求項18】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記台座の上面位置から前記半導体レーザチップの上面位置までの厚さ寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときに値もしくはその値を中心としてその近傍である $\pm 40\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザ装置。

【請求項19】 少なくとも表面に金属層を有する台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記台座の上面位置から前記半導体レーザチップの上面位置までの厚さ寸法 $h$ （半導体レーザチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の寸法 $h=H+H_s$ ）を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときに値もしくはその値を中心としてその近傍である $\pm 20\mu\text{m}$ の範囲内となるように設定したことを特徴とする半導体レーザ装置。

【請求項20】 請求項12ないし19のいずれかに記載の半導体レーザ装置において、

前記半導体レーザチップおよび前記台座ならびに前記サブマウントは、その熱膨張係数が前記台座が最も大きく前記サブマウントが最も小さい値となる材料を選択して構成していることを特徴とする半導体レーザ装置。

【請求項21】 請求項20に記載の半導体レーザ装置において、

前記半導体レーザチップはGaAsもしくはInP系材料で形成され、前記台座は鉄系材料で形成され、前記サブマウントはSi系材料で形成されていることを特徴とする半導体レーザ装置。

【請求項22】 請求項17ないし19のいずれかに記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記サブマウントは、GaAs系材料により形成され、  
前記台座は、鉄系材料により形成されていることを特徴とする半導体レーザ装置。

【請求項23】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記サブマウントは、GaAs系材料により形成され、  
前記台座は、鉄系材料により形成されており、  
前記比の値 $W/h$ は、4以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項24】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記サブマウントは、Si系材料により形成され、  
前記台座は、鉄系材料により形成されており、  
前記比の値 $W/h$ は、2.7以上で且つ4.4以下の範囲の値に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項25】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、InP系材料により形成され、  
前記台座は、鉄系材料により形成されており、  
前記比の値 $W/h$ は、4以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項26】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、Si系材料により形成され、  
前記台座は、鉄系材料により形成されており、  
前記比の値 $W/h$ は、2.1以上で且つ4.4以下の範囲の値に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項27】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、GaAs系材料により形成され、  
前記台座は、鉄系材料により形成されており、  
前記比の値 $W/h$ は、3.7以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項28】 請求項1ないし27のいずれかに記載の半導体レーザ装置において、  
前記金属はんだは、金を含んだ合金によりなることを特

徴とする半導体レーザ装置。

【請求項29】 請求項1ないし28のいずれかに記載の半導体レーザ装置において、

前記半導体レーザチップは、ストライプ幅が $100\mu\text{m}$ 以上に設定されたものであることを特徴とする半導体レーザ装置。

【請求項30】 鉄系材料よりなる台座と、この台座上に金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップが化合物半導体からなり、  
前記半導体レーザチップの厚さ寸法 $H$ を、前記台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法 $H$ を変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定したことを特徴とする半導体レーザ装置。

【請求項31】 請求項30に記載の半導体レーザ装置において、

前記半導体レーザチップは、III-V族系半導体からなることを特徴とする半導体レーザ装置。

【請求項32】 鉄系材料よりなる台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップおよびサブマウントが化合物半導体からなり、

前記半導体レーザチップの厚さ寸法 $H$ および前記サブマウントの厚さ寸法 $H_s$ のとの合計の厚さ寸法 $h$  ( $h=H+H_s$ )を、前記台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法 $h$ を変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定したことを特徴とする半導体レーザ装置。

【請求項33】 請求項32に記載の半導体レーザ装置において、

前記半導体レーザチップおよびサブマウントは、III-V族系半導体からなることを特徴とする半導体レーザ装置。

【請求項34】 請求項33に記載の半導体レーザ装置において、

前記半導体レーザチップおよびサブマウントは、同じIII-V族系半導体からなることを特徴とする半導体レーザ装置。

【請求項35】 請求項30ないし34のいずれかに記載の半導体レーザ装置において、

前記半導体レーザチップは、ストライプ幅が $100\mu\text{m}$ 以上に設定されたものであることを特徴とする半導体レーザ装置。

【請求項36】 請求項1に記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/H$ は、2.2以上で且つ3.5以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項37】 請求項6ないし8のいずれかに記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、前記台座は、銅系材料により形成されていることを特徴とする半導体レーザ装置。

【請求項38】 請求項1に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/H$ を3.5以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項39】 請求項12ないし19のいずれかに記載の半導体レーザ装置において、

前記台座は銅系材料で形成され、

前記サブマウントはSi系材料で形成され

前記半導体レーザチップおよび前記台座ならびに前記サブマウントは、その熱膨張係数が前記台座が最も大きく前記サブマウントが最も小さい値となる材料を選択して構成していることを特徴とする半導体レーザ装置。

【請求項40】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記サブマウントは、GaAs系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/h$ は、2.2以上で且つ3.5以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項41】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、GaAs系材料により形成され、

前記サブマウントは、Si系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/h$ は、3.0以上で且つ4.1以下の範囲の値に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項42】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、InP系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/h$ は、3.5以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項43】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、Si系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/h$ は、2.5以上で且つ4.1以下の範囲の値に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項44】 請求項12に記載の半導体レーザ装置において、

前記半導体レーザチップは、InP系材料により形成され、

前記サブマウントは、GaAs系材料により形成され、

前記台座は、銅系材料により形成されており、

前記比の値 $W/h$ は、3.5以下に設定して前記条件を満たすようにしたことを特徴とする半導体レーザ装置。

【請求項45】 銅系材料よりなる台座と、この台座上に金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップが化合物半導体からなり、

前記半導体レーザチップの厚さ寸法 $H$ を、前記台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法 $H$ を変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定したことを特徴とする半導体レーザ装置。

【請求項46】 請求項45に記載の半導体レーザ装置において、

前記半導体レーザチップは、III-V族系半導体からなることを特徴とする半導体レーザ装置。

【請求項47】 銅系材料よりなる台座と、この台座上にサブマウントを介した状態で金属はんだにより固定された半導体レーザチップとを備えた半導体レーザ装置において、

前記半導体レーザチップおよびサブマウントが化合物半導体からなり、

前記半導体レーザチップの厚さ寸法 $H$ および前記サブマウントの厚さ寸法 $H_s$ のとの合計の厚さ寸法 $h$  ( $h=H+H_s$ )を、前記台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法 $h$ を変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定したことを特徴とする半導体レーザ装置。

【請求項48】 請求項47に記載の半導体レーザ装置において、

前記半導体レーザチップおよびサブマウントは、III-V族系半導体からなることを特徴とする半導体レーザ装置。

置。

【請求項49】 請求項48に記載の半導体レーザ装置において、前記半導体レーザチップおよびサブマウントは、同じⅡ-Ⅴ族系半導体からなることを特徴とする半導体レーザ装置。

【請求項50】 請求項36ないし49のいずれかに記載の半導体レーザ装置において、前記金属はんだは、金を含んだ合金によりなることを特徴とする半導体レーザ装置。

【請求項51】 請求項36ないし50のいずれかに記載の半導体レーザ装置において、前記半導体レーザチップは、ストライプ幅が $100\mu\text{m}$ 以上に設定されたものであることを特徴とする半導体レーザ装置。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、大出力用の半導体レーザの駆動時におけるキンクの発生を抑制することができるようにした構造の半導体レーザ装置に関する。

##### 【0002】

【発明が解決しようとする課題】 近年、半導体レーザを用いて自動車間の距離を測定し、車間距離を一定に保ったり前方の車両に近付き過ぎた場合に警報を発したり、あるいはブレーキを自動的にかけるといったシステムが検討されている。このような用途で使用される半導体レーザは、例えば $100\text{m}$ 程度前方に存在する自動車までの距離を測定する必要上、発光部のストライプ幅が $100\mu\text{m}$ 以上と広く、光出力も $10\text{W}$ 以上と大出力のものが要求される。

【0003】 このような大出力を得るためには環境温度を考慮すると $40\text{A}$ 以上の大電流を素子に流す必要がある。このような用途に供されるのに好適な半導体レーザ装置として、本願出願人は、先に、GaAsを母材とする半導体レーザチップをCu製の台座に接合する際に、両者の間にGaAsを母材とするサブマウントを挿入する構造を提案した。

【0004】 さらに、このようにサブマウントを挿入する構造においては、GaAsなどの材料を用いると製造コストが高くなるので、例えば、これに代えてSiなどの安価な材料をサブマウントとして使うことができれば製造コストの低減を図ることができるようになる。

【0005】 しかしながら、発明者らの試験によると、サブマウントをSi製のものに代えて構成すると、電流-光出力特性にキンクが発生しやすくなり、材料としての使用には課題が残った。ここでいうキンクとは、電流-光出力特性において見られる特性曲線の折れ曲りであり、注入電流が大きいほど発生しやすくなる傾向にある。キンクの発生は、素子へ注入した電流が効率良く光に変換されていないことを示しており、レーザ動作とし

ては好ましくないものである。

【0006】 この場合、一般には半導体レーザにおけるキンクの発生は、発光モードの跳び（モードホッピング）が原因であると言われているが、実際には詳しく解明されていない。また、このような一般的な意味でいうキンクは、半導体レーザのうちでも、光通信やCD（コンパクトディスク）の光ピックアップなどに用いるストライプ幅の狭いタイプのもので発生するものである。

【0007】 ところが、大出力用の半導体レーザ装置においては、ストライプ幅が上述のものとは大幅に異なり、非常に多くのモードが混在した状態で発光していることが考えられるので、キンク発生の原因が上述したモードホッピングを起因としていることは考えにくい。

【0008】 また、前述のように、本発明が対象としている大出力用の半導体レーザにおいて、サブマウントをSiなどの材料を用いたものに代えたときにキンクが発生することが確認されていることから、サブマウントや半導体レーザチップを構成する材料に起因していることは推定できる。しかしながら、このような材料に起因した課題とキンク発生との間の関係については、このような観点から論じた原理が存在せず、材料として適するが不適かの選択をすることがなされていたのが実情であった。

【0009】 例えば、特開平5-299699号公報においては、応力を低減させるための構造として、Fe（鉄）を主成分とする台座上にAlN（窒化アルミニウム）を母材とするサブマウントを使用する構成のものが開示されている。また、特開平6-112596号公報においては、熱膨張係数が大きな材料と小さな材料とを交互に積層して半導体レーザチップの熱膨張係数と整合させるようにした構成のものが開示されている。

【0010】 しかしながら、これらのものには、いずれもキンクの発生と関連付けた知見が述べられておらず、また、前者のものでは、AlNは熱伝導率が高いために放熱には適するが、半導体チップの母材として一般的なGaAsやInPあるいはSiなどと比してヤング率が高いため、応力がかかった際には自ら変形することが少ないので、サブマウントの材料として用いることは結果的に半導体レーザチップに大きな応力を発生させてしまう不具合がある。また、後者のものについては、製造工程が複雑になり、製造コストの増加、信頼性への悪影響などの点で実用上では採用し難いものである。

【0011】 このような状況下において、本発明者らは、大出力用に適した半導体レーザ装置が、チップを構成する材料や、台座あるいはサブマウントの材質に起因してキンクが発生することから、キンクを発生させる原因が半導体レーザチップの発光層部分に加わる応力と密接な相関があることを初めて見出した。

【0012】 そこで、本発明においては、このような相関関係を考慮することにより、使用する材料が熱膨張係



数などの応力の特性値としては直接的には好ましくないものであっても、搭載する半導体レーザチップに対して悪影響を及ぼすような応力を低減して、大電流を流してもキंकの発生のない信頼性の高いものとする事ができる条件を見出し、その構造を適切なものとする事ができる半導体レーザ装置を提供するものである。

#### 【0013】

【課題を解決するための手段】請求項1の発明によれば、半導体レーザチップに残留する応力を許容応力値である60MPa以下になるように半導体レーザチップの幅寸法Wと厚さ寸法Hとの比の値 $W/H$ を設定しているので、発光領域に及ぼす応力が許容応力60MPa以下になることで、例えば、半導体レーザチップの幅寸法Wが700 $\mu\text{m}$ の場合に、キंकが発生する電流値を40アンペア程度以上まで引き上げることができ、実用上に十分耐え得る程度の光出力が得られると共に長期信頼性に優れる半導体レーザ装置を提供することができるようになる。

【0014】上述の場合において、半導体レーザチップを台座上に固定する際には、金属はんだを溶融して両者を接合するが、このとき半導体レーザチップ及び台座もともに加熱され、その加熱された状態で両者が接合されるようになる。すると、冷却されたときには、両者の熱膨張係数の違いに起因して相互に力を及ぼすようになる。

【0015】発明者らは、半導体レーザの発光動作において、このような残留内部応力がキंकの発生原因となることを実験的に確認し、これに基づいて、残留内部応力を緩和することによりキंकの発生を抑制することができることを突き止めた。定性的には、半導体レーザチップの厚さ寸法Hは、厚くなるほど応力を緩和するように働くようになり、幅寸法Wは、小さくなるほど応力を緩和するように働くようになる。したがって、両者の比をとったときに、その比の値が上記関係を満たすときに残留内部応力を60MPa以下とすることができる。なお、長さ寸法については、残留内部応力に起因したキंकの発生に大きく影響を与えるものではないこともわかった。

【0016】これにより、台座や半導体レーザチップを構成する材料による適不適をなくし、相互に作用して発生する残留応力を許容応力値である60MPa以下となるように、半導体レーザチップの外形寸法を前述のように設定することで、40A程度の大電流までキंकの発生のない半導体レーザ装置を提供することができるようになる。

【0017】請求項2の発明によれば、請求項1の発明と同様の構成において、残留応力の許容応力値として30MPa以下となるようにすることで、さらに高い電流値までキंक発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件として

マージンを見込んで設定することで、実際の使用条件を十分に満足できるものとする事ができる。

【0018】請求項3の発明によれば、半導体レーザチップを台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値である60MPa以下となるように、半導体レーザチップの厚さ寸法Hを設定しているので、上述同様にして、半導体レーザチップの厚さ寸法Hを上述の条件にはいるように設定することで、材料による適不適をなくして、適切な厚さ寸法を設定することで残留応力に起因したキंकの発生を抑制することができ、例えば半導体レーザチップの幅寸法Wが700 $\mu\text{m}$ の場合に、キंकが発生する電流値を40アンペア程度以上まで引き上げることができ、実用上に十分耐え得る程度の光出力が得られると共に長期信頼性に優れる半導体レーザ装置を提供することができるようになる。

【0019】請求項4の発明によれば、請求項3の発明と同様の構成において、残留応力の許容応力値として30MPa以下となるようにすることで、さらに高い電流値までキंक発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件としてマージンを見込んで設定することで、実際の使用条件を十分に満足できるものとする事ができる。

【0020】請求項5の発明によれば、台座に金属はんだにより固定された半導体レーザチップを備えた構成において、半導体レーザチップの幅寸法Wと厚さ寸法Hとの比の値 $W/H$ もしくは厚さ寸法Hを、それらを変化させたときに残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその近傍の値となるように設定するので、半導体レーザチップには残留応力がほぼゼロの状態となる。したがって、理想的には、応力に起因したキंकの発生をなくして信頼性の高いものとする事ができるようになる。

【0021】なお、実用上においては、そのような条件を満たす比の値 $W/H$ や厚さ寸法Hは、1点に決まる事が一般的であるから、工業上ですべての半導体レーザチップをこの条件を満たすように製作することは難しい。そこで、ある程度のマージンを見込むと、前述したような許容応力の範囲にはいる条件として比の値 $W/H$ や厚さ寸法Hを設定することができれば良い。

【0022】請求項6の発明によれば、台座に金属はんだにより固定された半導体レーザチップを備えた構成において、半導体レーザチップの厚さ寸法Hを、それらを変化させたときに残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 60\mu\text{m}$ の範囲内となるように設定するので、これにより、発光領域に及ぶ残留応力が最大でも60MPa ( $6 \times 10^7 \text{Pa}$ ) までに抑制することができるようになり、例えば、半導体レーザチップの幅寸法Wを700 $\mu\text{m}$ とするとときに、キंक発

生電流値を40アンペア程度まで引き上げることができ、実用上に十分耐え得る程度の光出力が得られる半導体レーザ装置を提供することができるようになる。

【0023】請求項7の発明によれば、台座に金属はんだにより固定された半導体レーザチップを備えた構成において、半導体レーザチップの厚さ寸法Hを、それらを変化させたときに残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 40\mu\text{m}$ の範囲内となるように設定するので、これにより、発光領域に及ぶ残留応力が最大でも30MPa ( $3 \times 10^7\text{Pa}$ ) までに抑制することができるようになる。これにより、請求項6の発明の場合よりもさらに高い電流値までキンク発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件としてマージンを見込んで設定することで、実際の使用条件を十分に満足できるものとすることができる。

【0024】請求項8の発明によれば、台座に金属はんだにより固定された半導体レーザチップを備えた構成において、半導体レーザチップの厚さ寸法Hを、それらを変化させたときに残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 10\mu\text{m}$ の範囲内となるように設定するので、発光領域に及ぶ残留応力がほぼゼロとなるようにすることができ、キンクの発生を確実に抑制することができるようになる。この場合において、 $\pm 10\mu\text{m}$ の範囲を設定範囲とするのは、実際に製造する場合における製造ばらつきを考慮しているものである。

【0025】請求項9の発明によれば、請求項1の構成のもので、半導体レーザチップをGaAs系材料により形成し、台座を鉄系材料により形成し、比の値 $W/H$ を4以下に設定して前記条件を満たすようにしたので、使用するGaAsの半導体レーザチップの幅寸法Wに対してその4分の1以上の厚さ寸法Hとなる形状にすることで、鉄系材料からなる台座から受ける残留応力を許容応力以下にすることができ、これによって、台座として鉄系材料を用いる場合でもその熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることができ、応力が原因で発生するキンクを抑制して信頼性の高い半導体レーザ装置を提供することができる。

【0026】請求項10の発明によれば、請求項6ないし8の構成のものにおいて、半導体レーザチップをGaAs系材料により形成し、台座を鉄系材料により形成しているので、使用するGaAsの半導体レーザチップが鉄系材料からなる台座から受ける残留応力を抑制することができる。これによって、台座として鉄系材料を用いる場合でもその熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることがで

き、応力が原因で発生するキンクを抑制して信頼性の高い半導体レーザ装置を提供することができる。

【0027】また、請求項11の発明のように、請求項1の発明において、請求項9の構成のうちの半導体レーザチップをInP系材料により形成した場合には、比の値 $W/H$ を4以下に設定することにより、上述と同様の効果を得ることができる。

【0028】請求項12の発明によれば、請求項1の構成において、サブマウントを介在させる構成としている場合には、半導体レーザチップに残留する応力を許容応力値として60MPa以下になるように半導体レーザチップの幅寸法Wと台座の上面位置から半導体レーザチップの上面位置までの寸法h（半導体レーザチップの厚さ寸法Hとサブマウントの厚さ寸法Hsとの和の寸法 $h = H + H_s$ ）との比の値 $W/h$ を設定しているのので、発光領域に及ぼす応力が許容応力以下になることで、電流を通じたときに高い電流値までキンクを発生することがなくなり、長期信頼性に優れた半導体レーザとすることができる。

【0029】請求項13の発明によれば、請求項12の発明と同様の構成において、残留応力の許容応力値として30MPa以下となるようにすることで、さらに高い電流値までキンク発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件としてマージンを見込んで設定することで、実際の使用条件を十分に満足できるものとすることができる。

【0030】請求項14の発明によれば、請求項3の構成において、サブマウントを介在させる構成としている場合には、半導体レーザチップを台座上に固定したときに冷却後に発光領域が受ける圧縮あるいは引張の残留応力が、許容応力値である60MPa以下となるように、台座の上面位置から半導体レーザチップの上面位置までの寸法hを設定しているのので、上述同様にして、厚さ寸法hを上述の条件にはいるように設定することで、材料による適不適をなくして、適切な厚さ寸法を設定することで残留応力に起因したキンクの発生を抑制することができ、例えば半導体レーザチップの幅寸法Wが $700\mu\text{m}$ の場合に、キンクが発生する電流値を40アンペア程度以上まで引き上げることができ、実用上に絶え得る程度の光出力が得られると共に長期信頼性に優れた半導体レーザ装置を提供することができるようになる。

【0031】請求項15の発明によれば、請求項14の発明と同様の構成において、残留応力の許容応力値として30MPa以下となるようにすることで、さらに高い電流値までキンク発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件としてマージンを見込んで設定することで、実際の使用条件を十分に満足できるものとすることができる。

【0032】請求項16の発明によれば、台座にサブマウントを介した状態で金属はんだにより固定された半導

体レーザーチップを備えた構成において、半導体レーザーチップの幅寸法 $W$ と厚さ寸法 $h$ との比の値 $W/h$ もしくは厚さ寸法 $h$ を、それらを変化させたときに残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその近傍の値となるように設定するので、請求項5の発明と同様に、半導体レーザーチップには残留応力がほぼゼロの状態となる。したがって、理想的には、応力に起因したキнкの発生をなくして信頼性の高いものとすることができるようになる。

【0033】請求項17の発明によれば、台座にサブマウントを介した状態で金属はんだにより固定された半導体レーザーチップを備えた構成において、半導体レーザーチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の厚さ寸法 $h$ を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 60\mu\text{m}$ の範囲内となるように設定したので、発光領域に及ぶ残留応力が最大でも $60\text{MPa}$  ( $6 \times 10^7\text{Pa}$ )までに抑制することができるようになり、例えば、半導体レーザーチップの幅寸法 $W$ を $700\mu\text{m}$ とするときに、キंक発生電流値を $40$ アンペア程度まで引き上げることができ、実用上に十分耐え得る程度の光出力が得られる半導体レーザー装置を提供することができるようになる。

【0034】請求項18の発明によれば、台座にサブマウントを介した状態で金属はんだにより固定された半導体レーザーチップを備えた構成において、請求項13の構成において、半導体レーザーチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の厚さ寸法 $h$ を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 40\mu\text{m}$ の範囲内となるように設定したので、発光領域に及ぶ残留応力が最大でも $30\text{MPa}$  ( $3 \times 10^7\text{Pa}$ )までに抑制することができるようになる。これにより、請求項17の発明の場合よりもさらに高い電流値までキंक発生を抑制することができるようになる。なお、製造ばらつきなどを考慮すると、設計条件としてマージンを見込んで設定することで、実際の使用条件を十分に満足できるものとすることができる。

【0035】請求項19の発明によれば、台座にサブマウントを介した状態で金属はんだにより固定された半導体レーザーチップを備えた構成において、半導体レーザーチップの厚さ寸法 $H$ とサブマウントの厚さ寸法 $H_s$ との和の厚さ寸法 $h$ を、それを変化させたときに前記残留応力が引張から圧縮に転ずるときあるいは圧縮から引張に転ずるときの値もしくはその値を中心としてその近傍である $\pm 20\mu\text{m}$ の範囲内となるように設定するので、発光領域に及ぶ残留応力がほぼゼロとなるようにすることができ、キंकの発生を確実に抑制することができるよう

になる。この場合において、 $\pm 20\mu\text{m}$ の範囲を設定範囲とするのは、実際に製造する場合における製造ばらつきを考慮しているもので、半導体レーザーチップおよびサブマウントのそれぞれの製造ばらつきを $\pm 10\mu\text{m}$ として設定しているものである。

【0036】請求項20の発明によれば、請求項12ないし19の構成のもので、半導体レーザーチップおよび台座ならびにサブマウントの熱膨張係数を、台座が最も大きくサブマウントが最も小さい値となる材料で構成しているので、熱膨張係数の違いがある場合でも、前述の条件を満たすことにより、半導体レーザーチップへの残留応力を低減させることができ、キंकの発生を抑制して信頼性の高いものとすることができるようになる。

【0037】この場合、サブマウントの厚さ寸法が厚いと半導体レーザーチップは熱膨張係数が小さいサブマウントにより自由な収縮が妨げられて強い引張力を受け、この結果、発光領域部分では強い圧縮応力を受けることになる。また、サブマウントが薄くなってきて自ら変形しやすい状態になると、半導体レーザーチップの自由な収縮を妨げにくくなり、半導体レーザーチップに作用する応力は徐々に小さくなっていく。そして、サブマウントの厚さがある厚さ寸法まで薄くなると、半導体レーザーチップの自由な収縮を全く妨げなくなり、半導体レーザーチップには残留応力がほとんどなくなる状態となる。

【0038】さらにサブマウントの厚さが薄くなると、今度は台座の収縮の影響が半導体レーザーチップに直接及ぶようになり、逆に半導体レーザーチップには圧縮応力が加わり始める。この結果、発光領域においては引張応力が加わり始めることになる。この状態ではサブマウントは半導体レーザーチップと一体になって変形するようになる。

【0039】このような傾向から、半導体レーザーチップの発光領域に及ぼされる残留応力が圧縮から引張に転ずる点あるいは引張から圧縮に転ずる点の近傍の条件となるように半導体レーザーチップ、サブマウントの材質を設定することにより、キंकの発生しない半導体レーザー装置を得ることができるようになる。また、応力をなくすことにより、転位の増殖を抑制して長期信頼性に優れた半導体レーザー装置を得ることができるようになる。また、実際には、圧縮または引張の応力が許容応力の範囲に入る程度に設定することで、キंकが発生する電流値を高めたものとすることができ、使用状態での電流値でキंकが発生しないようにすることができる。

【0040】請求項21の発明によれば、上述の関係を満たす材料として、半導体レーザーチップをGaAsもしくはInP系材料で形成し、台座を鉄系材料で形成し、サブマウントをSi系材料で形成しているので、サブマウントの材料として半導体レーザーチップの材質にあわせてGaAsやInPなどの高価なものをを用いないで安価に形成することができ、また、台座もCu系材料に比べ

て安価な鉄系材料を用いて形成することができるので、キックの発生を抑制する構成としながら、総じて安価に製作することができる。

【0041】請求項22の発明によれば、請求項17ないし19の構成において、半導体レーザチップおよびサブマウントをGaAs系材料により形成し、台座を鉄系材料により形成するので、使用するGaAsの半導体レーザチップがサブマウントを介して鉄系材料からなる台座から受ける残留応力を抑制することができる。これによって、台座として鉄系材料を用いる場合でもその熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることができ、応力が原因で発生するキックを抑制して信頼性の高い半導体レーザ装置を提供することができる。

【0042】また、サブマウントを半導体レーザチップと同じGaAs系材料としているので、半導体レーザチップとサブマウントとの間での熱膨張係数の差に起因した応力をなくすことができる。半導体レーザチップの厚さ寸法Hを、チップ分離工程における劈開作業に適した厚さまで薄く形成することができ、台座への実装時にはサブマウントにより全体の厚さ寸法hを調整して残留応力の悪影響を抑制したものを製作することができ、製造工程での作業性及び信頼性も高めたものとすることができる。

【0043】請求項23の発明によれば、請求項12の構成において、半導体レーザチップをGaAs系材料により形成し、サブマウントをGaAs系材料により形成し、台座を鉄系材料により形成し、比の値 $W/h$ を4以下に設定して前記条件を満たすようにしたので、使用するGaAsの半導体レーザチップの幅寸法Wに対してその4分の1以上の寸法hとなる形状にすることで、鉄系材料からなる台座から受ける残留応力を許容応力以下にすることができ、これによって、台座として鉄系材料を用いる場合でもその熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることができ、応力が原因で発生するキックを抑制して信頼性の高い半導体レーザ装置を提供することができる。

【0044】請求項24の発明によれば、請求項12の構成において、請求項23の構成のうちのサブマウントをSi系材料により形成した場合には、比の値 $W/h$ を、2.7以上で且つ4.4以下の範囲の値に設定することにより、上述と同様の効果を得ることができる。これによって、サブマウントの材料をSiのような安価な材料を用いながら、熱膨張係数に起因した残留応力による悪影響を抑制することができるようになる。

【0045】請求項25の発明によれば、請求項12の発明において、請求項23の構成のうちの、半導体レーザチップおよびサブマウントをInP系材料により形成した場合には、比の値 $W/h$ を4以下に設定することにより、上述と同様の効果を得ることができる。

【0046】請求項26の発明によれば、請求項12の発明において、請求項25の構成のうちの、サブマウントをSi系材料により形成した場合には、比の値 $W/h$ を2.1以上で且つ4.4以下の範囲の値に設定することにより、上述と同様の効果を得ることができる。

【0047】請求項27の発明によれば、請求項12の発明において、請求項25の構成のうちの、サブマウントをGaAs系材料により形成した場合には、比の値 $W/h$ を3.7以下に設定することにより、上述と同様の効果を得ることができる。

【0048】請求項28の発明によれば、半導体レーザチップを金を含んだ合金の金属はんだにより接続するので、低融点（例えば、金錫はんだでは約280℃）で作業をすることができ、しかも接続強度の高いものを形成することができる。

【0049】請求項29の発明によれば、半導体レーザチップを、ストライプ幅が100μm以上に設定したものであるとしているので、大出力の発光動作を行なわせることができ、キック発生の原因として残留応力がある場合にも上述した条件を満たすように構成することでキック発生電流値を高めるかあるいはキックの発生を無くすることができるようになる。

【0050】請求項30の発明によれば、半導体レーザチップの厚さ寸法Hを、台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法Hを変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定しているので、半導体レーザチップの厚さ寸法が厚くなる方向で、発光領域における残留応力は小さくすることができるようになる。このとき、特に残留応力が圧縮から引張にあるいは引張から圧縮に転ずるときの厚さ寸法の値よりも大きくなる側に設定することで、製造ばらつきなどに起因した残留応力の変化方向を少なくすることができるようになる。

【0051】請求項31の発明によれば、半導体レーザチップを、III-V族系半導体により形成しているの、台座が鉄系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキックの発生を抑制する構成を得ることができるようになる。

【0052】請求項32の発明によれば、サブマウントを介して半導体レーザチップをマウントする構成において、半導体レーザチップの厚さ寸法Hおよび前記サブマウントの厚さ寸法Hsのとの合計の厚さ寸法h（ $h=H+Hs$ ）を、台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法hを変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定しているの、半導体レーザチップおよびサブマウントの合計

の厚さ寸法 $h$ が厚くなる方向で、発光領域における残留応力は小さくすることができるようになる。このとき、特に残留応力が圧縮から引張にあるいは引張から圧縮に転ずるときの厚さ寸法の値よりも大きくなる側に設定することで、製造ばらつきなどに起因した残留応力の変化方向を少なくすることができるようになる。

【0053】請求項33の発明によれば、半導体レーザチップおよびサブマウントをIII-V族系半導体から形成しているので、台座が鉄系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキンクの発生を抑制する構成を得ることができるようになる。

【0054】請求項34の発明によれば、半導体レーザチップおよびサブマウントを構成する材料を同じIII-V族系半導体から形成しているので、台座が鉄系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキンクの発生を抑制する構成を得ることができるようになる。

【0055】また、この場合において、サブマウントを半導体レーザチップと同じ材料により構成しているので、結果として、半導体レーザチップの厚さ寸法 $H$ がサブマウントの厚さ寸法 $H_s$ の分だけ厚くしたことになり、残留応力を低減するための調整を半導体レーザチップおよびサブマウントの双方により行なうことができ、制御性を高めることができる。さらに、半導体レーザチップの厚さ寸法 $H$ が不足している場合でも、サブマウントの厚さ寸法 $H_s$ を調整することで十分に調整することが可能となり、換言すれば、半導体レーザチップの厚さ寸法 $H$ を一定の厚さ寸法としておき、調整はサブマウントの厚さ寸法 $H_s$ のみを調整することで残留応力の調整を行なうことができることになる。

【0056】請求項35の発明によれば、半導体レーザチップのストライプ幅を $100\mu\text{m}$ 以上に設定しているので、大出力の発光動作を行なわせることができ、キンク発生の原因として残留応力がある場合にも上述した条件を満たすように構成することでキンク発生電流値を高めるかあるいはキンクの発生を無くすることができるようになる。

【0057】請求項36の発明によれば、請求項1の構成のもので、半導体レーザチップをGaAs系材料により形成し、台座を銅系材料により形成し、比の値 $W/H$ を2.2以上で且つ3.5以下に設定して前記条件を満たすようにしたので、銅系材料からなる台座から受ける残留応力を許容応力以下にすることができ、これによって、台座として熱伝導度の高い銅系材料を用いて放熱性を高める構成としながら、その熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることができ、応力が原因で発生するキンクを抑制

して信頼性の高い半導体レーザ装置を提供することができる。

【0058】この場合、前述した請求項9の発明の台座を鉄系材料により形成した場合に比べ、銅の方が鉄よりも熱膨張係数が大きく、材料的には半導体レーザチップの発光領域に与える残留応力が大きくなって不利となる傾向にあるが、本発明の条件を採用することにより、このような材料に起因した不利な条件をなくして放熱特性の優れたものを採用する構成とすることができる。

【0059】請求項37の発明によれば、請求項6ないし8の構成のものにおいて、半導体レーザチップをGaAs系材料により形成し、台座を銅系材料により形成しているので、使用するGaAsの半導体レーザチップと銅系材料からなる台座との組み合わせにおいても台座から受ける残留応力を抑制することができる。これによって、請求項10の発明と同様の作用効果を得ることができると共に、請求項36の発明と同様に銅系材料の台座を用いる利点である良好な放熱性を生かした構成とすることができる。

【0060】また、請求項38の発明のように、請求項1の発明において、請求項36の構成のうちの半導体レーザチップをInP系材料により形成した場合には、比の値 $W/H$ を3.5以下に設定して前記条件を満たすようにすることにより、上述と同様の効果を得ることができる。

【0061】請求項39の発明によれば、請求項12ないし19の構成のもので、台座を銅系材料で形成し、サブマウントをSi系材料で形成し、半導体レーザチップおよび台座ならびにサブマウントを、その熱膨張係数が台座が最も大きくサブマウントが最も小さい値となる材料を選択して構成したので、それぞれの構成要素に熱膨張係数の違いがある場合でも、前述の条件を満たすことにより、半導体レーザチップへの残留応力を低減させることができ、キンクの発生を抑制して信頼性の高いものとすることができるようになる。

【0062】なお、この構成は、請求項21の発明の構成において、台座を鉄系材料に代えて銅系材料にした構成であり、同様の作用効果を得ることができると共に、銅系材料を台座として用いることにより、放熱特性を向上させることができるので、半導体レーザチップでの発熱が大きくなる場合でも、大電流を通じて動作させる半導体レーザ装置により適した構成として得ることができる。

【0063】請求項40の発明によれば、請求項12の発明において、半導体レーザチップをGaAs系材料により形成し、サブマウントをGaAs系材料により形成し、台座を銅系材料により形成すると共に、比の値 $W/h$ を、2.2以上で且つ3.5以下に設定して前記条件を満たすように構成しているので、銅系材料からなる台座から受ける残留応力を許容応力以下にすることがで

き、これによって、鉄系材料よりも熱膨張係数の大きい銅系材料の台座を用いた場合でもその熱膨張係数の違いに起因した応力による悪影響を発光領域に及ぼすことなく動作させることができ、応力が原因で発生するキックを抑制して信頼性の高い半導体レーザ装置を提供することができる。

【0064】また、上述の利点を生かしながら、サブマウントを半導体レーザチップと同じGaAs系材料としているので、半導体レーザチップとサブマウントとの間での熱膨張係数の差に起因した応力をなくすることができる。半導体レーザチップの厚さ寸法Hを、チップ分離工程における劈開作業に適した厚さまで薄く形成することができ、台座への実装時にはサブマウントにより全体の厚さ寸法hを調整して残留応力の悪影響を抑制したものを製作することができ、製造工程での作業性及び信頼性も高めたものとすることができる。

【0065】請求項41の発明によれば、請求項12の発明において、半導体レーザチップをGaAs系材料により形成し、サブマウントを、Si系材料により形成し、台座を銅系材料により形成すると共に、比の値 $W/h$ を3.0以上で且つ4.1以下の範囲の値に設定して前記条件を満たすように構成したので、上述と同様の効果を得ることができる。そして、これによって、サブマウントの材料をSiのような安価な材料を用いながら、熱膨張係数に起因した残留応力による悪影響を抑制することができるようになる。

【0066】請求項42の発明によれば、請求項12の発明において、半導体レーザチップをInP系材料により形成し、サブマウントをInP系材料により形成し、台座を銅系材料により形成すると共に、比の値 $W/h$ を3.5以下に設定して前記条件を満たすように構成したので、InP系材料を半導体レーザチップおよびサブマウントに使用する場合でも、台座として鉄系材料を用いる構成の請求項25の発明と同様の作用効果を得ることができると共に、銅系材料の台座を用いることによる放熱特性を利用して発熱の大きい大容量の半導体レーザを駆動する場合においても適したものとすることができる。

【0067】請求項43の発明によれば、請求項12の発明において、半導体レーザチップをInP系材料により形成し、サブマウントをSi系材料により形成し、台座を銅系材料により形成すると共に、比の値 $W/h$ は、2.5以上で且つ4.1以下の範囲の値に設定して前記条件を満たすように構成したので、上述と同様の効果を得ることができる。

【0068】請求項44の発明によれば、請求項12の発明において、半導体レーザチップをInP系材料により形成し、サブマウントをGaAs系材料により形成し、台座を銅系材料により形成すると共に、比の値 $W/h$ を3.5以下に設定して前記条件を満たすように構成

したので、上述と同様の効果を得ることができる。

【0069】請求項45の発明によれば、銅系材料よりなる台座上に金属はんだにより半導体レーザチップを固定した構成の半導体レーザ装置において、半導体レーザチップを化合物半導体で形成し、半導体レーザチップの厚さ寸法Hを、台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法Hを変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定したので、半導体レーザチップの厚さ寸法が厚くなる方向で、発光領域における残留応力は小さくすることができるようになる。このとき、特に残留応力が圧縮から引張にあるいは引張から圧縮に転ずるときの厚さ寸法の値よりも大きくなる側に設定することで、製造ばらつきなどに起因した残留応力の変化方向を応力が少なくなる方向にもっていくことができるようになる。

【0070】請求項46の発明によれば、請求項45の発明において、半導体レーザチップをIII-V族系半導体で形成しているので、台座が銅系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキックの発生を抑制する構成を得ることができるようになる。

【0071】請求項47の発明によれば、銅系材料よりなる台座上にサブマウントを介して金属はんだにより半導体レーザチップを固定する構成の半導体レーザ装置において、半導体レーザチップおよびサブマウントを化合物半導体で形成し、半導体レーザチップの厚さ寸法Hおよびサブマウントの厚さ寸法Hsのとの合計の厚さ寸法h ( $h = H + Hs$ ) を、台座上に固定したときに冷却後に発光領域が受ける残留応力が、その厚さ寸法hを変化させたときに引張応力から圧縮応力に転ずるときあるいは圧縮応力から引張応力に転ずるときの厚さ寸法以上に設定しているので、半導体レーザチップおよびサブマウントの合計の厚さ寸法hが厚くなる方向で、発光領域における残留応力は小さくすることができるようになる。このとき、特に残留応力が圧縮から引張にあるいは引張から圧縮に転ずるときの厚さ寸法の値よりも大きくなる側に設定することで、製造ばらつきなどに起因した残留応力の変化方向を応力が少なくなる方向にもっていくことができるようになる。

【0072】請求項48の発明によれば、請求項47の発明において、半導体レーザチップおよびサブマウントを、III-V族系半導体で形成しているので、台座が銅系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキックの発生を抑制する構成を得ることができるようになる。

【0073】請求項49の発明によれば、請求項48の

発明において、半導体レーザチップおよびサブマウントを同じ III-V 族系半導体で形成しているの、台座が銅系材料により構成されている場合において半導体レーザチップが発光領域で受ける残留応力を低減する効果が大きく、特殊な構造を採用したり、材料を選ぶことなくキックの発生を抑制する構成を得ることができるようになる。

【0074】また、この場合において、サブマウントを半導体レーザチップと同じ材料により構成しているので、結果として、半導体レーザチップの厚さ寸法Hがサブマウントの厚さ寸法Hs の分だけ厚くしたことになり、残留応力を低減するための調整を半導体レーザチップおよびサブマウントの双方により行なうことができ、制御性を高めることができる。さらに、半導体レーザチップの厚さ寸法Hが不足している場合でも、サブマウントの厚さ寸法Hs を調整することで十分に調整することが可能となり、換言すれば、半導体レーザチップの厚さ寸法Hを一定の厚さ寸法としておき、調整はサブマウントの厚さ寸法Hs のみを調整することで残留応力の調整を行なうことができることになる。

【0075】請求項50の発明によれば、請求項36ないし49の発明において、金属はんだを金を含んだ合金を用いているので、低融点（例えば、金錫はんだでは約280℃）で作業をすることができ、しかも接続強度の高いものを形成することができる。

【0076】請求項51の発明によれば、請求項36ないし50の発明において、半導体レーザチップとして、ストライプ幅が100μm以上に設定されたものを用いているので、大出力の発光動作を行なわせることができ、キック発生の原因として残留応力がある場合にも上述した条件を満たすように構成することでキック発生電流値を高めるかあるいはキックの発生を無くすることができるようになる。

【0077】

【発明の実施の形態】（第1の実施形態）以下、本発明の第1の実施形態について図1ないし図7を参照しながら説明する。図1は、パッケージ（図示せず）内に配置される部分の構成を模式的に示したもので、鉄系材料を用いて形成したブロック状の台座1の上に、GaAsを主体として形成されたサブマウント2および半導体レーザチップ3が順次積層して接合することにより固定されている。これらの接合には金を含有する金錫合金はんだ5が用いられている。半導体レーザチップ3の上部側には活性層が形成されており、これにストライプ状のオーミックコンタクトを形成して発光領域4が設けられている。

【0078】半導体レーザチップ3は、例えばGaAs基板に活性層を含んだ各種の層をMBE（Molecular Beam Epitaxy）法あるいはMOCVD（Metal Organic CVD）法などを用いて積層して形成した基板部3aに、

上部電極3b、下部電極3cをそれぞれ形成すると共に、下部電極3c側の面には金錫合金はんだ層5を成膜している。

【0079】上部電極3bは基板部3aと、中央部で400μm程度の幅のストライプ状にオーミックコンタクトをとるように形成されており、と下部電極3cとの間に電流が供給されると、ストライプ状の部分で発振動作が起こり、その端面側の発光領域4から所定の波長で発光してレーザ出力を得ることができるものである。

【0080】サブマウント2は、GaAs基板2aに上面電極2bおよび下面電極2cをそれぞれ形成し、下面電極2c側には金錫合金はんだ層5を成膜している。サブマウント2は、半導体レーザチップ3と台座1との間に介在するように固定するが、半導体レーザチップ3に電流を供給する通電経路ともなるので、電気的にも接続される必要があるため、ここでは半導体レーザチップ3と同様の電極構成とされている。

【0081】さて、上述の構成において、半導体レーザチップ3およびサブマウント2のそれぞれの寸法について次に説明する。この実施形態においては、半導体レーザチップ3は、厚さ寸法Hが例えば120μmで、幅寸法Wが700μmのものを使用している。また、サブマウント2は、厚さ寸法Hsが例えば140μmで、幅寸法Wsが750μmのものを使用している。なお、半導体レーザチップ3は、通常、上述の設定寸法よりも厚い状態から研削などにより厚さ寸法を調整している。サブマウント2についても同様にして研削などの方法により厚さ寸法を調整している。

【0082】次に、上述のように設定した半導体レーザチップ3およびサブマウント2の厚さの設定の根拠を説明する。図4は、半導体レーザチップ3の幅寸法Wを700μmとした場合に、その厚さ寸法Hとサブマウント2の厚さ寸法Hsの和の寸法h（=H+Hs）（本発明でいうところの、台座1の上面から半導体レーザチップ3の上面までの寸法）を変化させたときに半導体レーザチップ3の発光領域4が受ける残留応力を計算した結果を示している。なお、図4においては、サブマウント2が半導体レーザチップ3と同じ材料であるGaAsから構成されており、よって、半導体レーザチップ3とサブマウント2との合計の厚さ寸法hは、半導体レーザチップ3のみの厚さ寸法Hと見立てることもできる。

【0083】この図からわかるように、厚さ寸法hが厚い方から薄い方に変化するに従って、発光領域4が引張応力を受けていたのが、260μm近傍でゼロになり、さらに薄くなると今度は圧縮応力を受けるようになる。なお、発光領域4が引張応力を受ける状態では、半導体レーザチップ3はその下面側において圧縮応力を受けており、逆に発光領域4が圧縮応力を受ける状態では、半導体レーザチップ3はその下面側において引張応力を受ける状態となっている。そこで、発光領域4が応力を全



く受けていない厚さ寸法  $260\mu\text{m}$  となるように設定す

$$h = 260\mu\text{m}$$

【0084】ところで、後述するように、発明者らの実験結果によると、半導体レーザチップ3の幅寸法  $W$  を  $700\mu\text{m}$  に設定している場合には、発光領域4が受ける応力が  $60\text{MPa}$  以下になるようにすると、通電電流値が  $40\text{アンペア}$  程度に達するまでキंकの発生が認めら

$$h \geq 190\mu\text{m}$$

【0085】さらに、製造ばらつきなどを考慮してマージンをとって  $30\text{MPa}$  程度以下となる条件で設定することにより、 $40\text{アンペア}$  まで確実にキंकの発生を防止することができ、これによって長期信頼性に優れた半

$$360\mu\text{m} \geq h \geq 210\mu\text{m}$$

【0086】ここで、残留応力を  $60\text{MPa}$  以下とするためには、上記式(3)を満たせば良いのであるが、確実にする意味において、残留応力が圧縮応力から引張応力に転ずる厚さ寸法  $h = 260\mu\text{m}$  に対して、その値を中心として  $\pm 60\mu\text{m}$  程度の範囲内 ( $h = 260 \pm 60\mu\text{m}$ ) に入るように設定することが好ましい。さらに、残留応力を  $30\text{MPa}$  以下に低減する意味で、残留応力の向きが変化する厚さ寸法  $h = 260\mu\text{m}$  に対して、その値を中心として  $\pm 40\mu\text{m}$  程度の範囲内 ( $h = 260 \pm 40\mu\text{m}$ ) に入るように設定することが好ましい。

【0087】なお、残留応力を十分に低減するためには、もちろん残留応力の向きが変化する厚さ寸法  $h = 260\mu\text{m}$  に設定することが最も好ましいが、半導体レーザチップ3およびサブマウント2の加工ばらつきがそれぞれ  $\pm 10\mu\text{m}$  程度あるので、サブマウント2を設ける

$$W/h = 2.7$$

$$W/h \leq 4.0$$

$$2.0 \leq W/h \leq 3.2$$

【0090】なお、式(1a)ないし式(3a)を  $h$  に

$$h = W/2.7$$

$$h \geq W/4.0$$

$$W/2.0 \geq h \geq W/3.2$$

【0091】次に、上述のようにして半導体レーザチップ3およびサブマウント2の寸法を設定したモデルについて、発明者らが実験により確認した結果と共に説明する。台座1にサブマウント2を介して半導体レーザチップ3をマウントする際に、金錫合金はんだ5を溶かして固定するが、このとき例えば  $350^\circ\text{C}$  程度まで加熱して行う。

【0092】すると、接合後に常温まで冷却されると、それぞれの熱膨張係数の違いから残留応力が発生する。この場合、残留応力は熱膨張係数の差が大きいほど大きくなる。このとき、ヤング率が大きいと、自ら変形するよりも相手方を変形させるように作用する。半導体レーザチップに加わる応力を低減させたいのであるから、サブマウントのヤング率は半導体レーザチップのヤング率よりも小さい方が良いことになる。

ることが好ましいことがわかる。

$$\dots (1)$$

れない。そこで、実用上で必要な電流値が例えば  $40\text{アンペア}$  の場合には残留応力が  $60\text{MPa}$  以下となる条件で設定すれば良い。この条件としては、図4から、厚さ寸法  $h$  が  $190\mu\text{m}$  以上となるように設定すれば良い。

$$\dots (2)$$

導体レーザ装置として提供することができるようになる。この場合の条件としては、同図から、厚さ寸法  $h$  が  $210\mu\text{m}$  から  $360\mu\text{m}$  の範囲に入るように設定すれば良い。

$$\dots (3)$$

構成の場合には厚さ寸法  $h$  は  $260\mu\text{m}$  を中心として  $\pm 20\mu\text{m}$  の範囲内 ( $h = 260 \pm 20\mu\text{m}$ ) に入るように設定すれば許容範囲となり、また、サブマウント2を設けない構成とする場合には  $\pm 10\mu\text{m}$  の範囲内 ( $h = 260 \pm 10\mu\text{m}$ ) に設定すれば許容範囲となる。

【0088】また、上記した式(1)ないし式(3)に示す各条件を、半導体レーザチップ3の幅寸法  $W$  が異なる場合についても適用することを考えると、幅寸法  $W$  と厚さ寸法  $h$  は相似関係にあるとみなすことができるから、これらの比の値  $W/h$  について当てはめると、式(1)ないし式(3)はそれぞれ次の式(1a)、式(2a)、式(3a)のように表すことができる。

【0089】すなわち、最適な条件では式(1a)のようになり、 $60\text{MPa}$  の条件では式(2a)のようになり、 $30\text{MPa}$  の条件では式(3a)のようになる。

$$\dots (1a)$$

$$\dots (2a)$$

$$\dots (3a)$$

ついて示すと、

$$\dots (1b)$$

$$\dots (2b)$$

$$\dots (3b)$$

【0093】このような材料を検討すると、熱膨張係数が小さく且つヤング率が小さい材料が良いことがわかる。発明者らはこのような関係を図7のように表した。この図から、半導体レーザチップとして  $\text{GaAs}$  や  $\text{InP}$  を用いたものでは、サブマウントとしては、同じ材料を用いるかあるいはこれに近い材料として、例えばシリコンなどが有効である。図7中で他のものはヤング率が高いので、後述するように、応力を緩和するような条件があっても実用上ではその範囲が狭く、適用が難しくなることがわかった。

【0094】次に、発明者らは、上述のモデルについて具体的にどの程度の残留応力が発生するのかをシミュレーションにより求めた。図6はその結果を示すもので、応力の差が顕著に現われる例として、第3の実施形態で述べる構成で行った。すなわち、 $\text{GaAs}$  の半導体レー



ザチップ3を鉄(Fe)の台座1にシリコン(Si)のサブマウント6を介して固定する構成である。

【0095】半導体レーザチップ3の幅寸法Wは700 $\mu$ m、厚さ寸法Hは120 $\mu$ mであり、サブマウント6の幅寸法Waは750 $\mu$ mで、厚さ寸法Hsは(a)40 $\mu$ mの場合、(b)80 $\mu$ mの場合、(c)120 $\mu$ mの場合の3通りについてシミュレーションを実行した。

【0096】この結果、図に示すように(a)のサブマウント6の厚さ寸法Hsが40 $\mu$ mの場合には、半導体レーザチップ3はサブマウント6から圧縮応力を受け、これによって発光領域4では引張応力を受けることになる。また、(c)のサブマウント6の厚さ寸法Hsが120 $\mu$ mの場合には、半導体レーザチップ3は引張応力を受け、これによって発光領域4では圧縮応力を受けることになる。なお、このシミュレーションで用いた材料の組み合わせの例では、この実施形態における発光領域4が受ける応力の関係と厚さ寸法に対して逆転しており、これらは個々の材料の物性定数の違いによって引き起こされる。

【0097】そして、(b)のサブマウント6の厚さ寸法Hsが80 $\mu$ mの場合には、両者のちょうど中間的な状態となり、半導体レーザチップ3は圧縮も引張も受けない状態となり、これによって発光領域4においても残留応力の悪影響を受けない状態となる。

【0098】次に、半導体レーザチップの発光領域が受けている応力とキンクが発生する電流値との関係について発明者らが行った実験の結果について説明する。ここでは、GaAsの半導体レーザチップ3を搭載した半導体レーザ装置で、温度を変化させることで発光領域に加わる応力を変化させたサンプルを模擬的に生成し、その残留応力に対するキンクの発生電流値を実験により求めた。この場合、半導体レーザチップの幅寸法Wは700 $\mu$ mのもので、ストライプ幅が400 $\mu$ m、ストライプ長が500 $\mu$ mのものを用いている。

【0099】この結果、図5に示すように、例えば、90MPaの残留応力があると、電流値が20アンペア程度でキンクが発生する。また、60MPaの残留応力があると、40アンペア程度でキンクが発生する。したがって、例えば20アンペア程度までキンクを発生させたくない場合には、残留応力を90MPa以下となるようにすればよい。

【0100】また、実用上においてはばらつきなどを考慮してマージンをとって、60MPa程度の残留応力となるようにすることが好ましい。同様にして、40アンペア程度までキンクの発生しないものとした場合には

$$H = 260 \mu\text{m} \quad \dots (4)$$

$$H \geq 190 \mu\text{m} \quad \dots (5)$$

$$360 \mu\text{m} \geq H \geq 210 \mu\text{m} \quad \dots (6)$$

【0106】同様に、式(1a)～(3a)、(1b)

は、マージンを考慮すると、残留応力を30MPa程度以下となるようにすることが好ましい。

【0101】このような本実施形態によれば、台座1として鉄系材料のものをを用い、GaAsのサブマウント2を介してGaAsの半導体レーザチップ3を金錫合金はんだ5により接合してマウントする場合に、厚さ寸法h(=H+Hs)を260 $\mu$ mに設定したので、発光領域4に及ぼす残留応力をゼロにしたので、残留応力に起因したキンクの発生の無い半導体レーザ装置を得ることができるように、長期信頼性にも優れたものとすることができる。

【0102】また、半導体レーザチップ3とサブマウント2とを同じ材質のものとしながら別体で設けるので、両者の間の残留熱応力をなくし、且つ、半導体レーザチップ3を製作した後に所定厚さ寸法Hに研削した状態であらかじめ準備しておき、サブマウント2の厚さ寸法Hsを調整することで前述の厚さ寸法hを最適な厚さに調整することができるので、半導体レーザチップ3に対して微妙な調整を必要とする研削加工処理を行なう必要がないので、製造工程管理を容易にすることができると共に信頼性の向上も確保することができるようになる。

【0103】さらに、次のような効果を得ることができる。すなわち、半導体レーザチップ3は、通常、ウエハ状態で作製されたものを劈開などの加工工程を経て反射面を形成しながら所定の寸法に切断形成される。このとき行う劈開作業は、ウエハの厚さ寸法が薄いほどチップの欠けなどのない良質なものを得ることができる。この点で、本実施形態においては、半導体レーザチップ3を製作する際に、そのチップの厚さ寸法Hのみではなくサブマウント2の厚さ寸法との合計の厚さ寸法hが式

(1)の条件を満たせば前述した効果を得ることができるので、ウエハの厚さ寸法の制約を受けずに加工し易い厚さまで研磨などで薄くすることができる。これにより、半導体レーザチップ3の加工性の向上も図れる。

【0104】(第2の実施形態)図8は、本発明の第2の実施形態を示すもので、第1の実施形態と異なるところは、サブマウント2を設けない構成としたところである。この場合には、第1の実施形態において半導体レーザチップ3とサブマウント2とが共にGaAsを用いたものであったことから、これを一体のものとして設ける構成と見なすことができる。

【0105】したがって、第1の実施形態で示した式(1)～(3)において、寸法hに代えて半導体レーザチップ3の厚さ寸法Hを代入することで得る式(4)～(6)により同様の条件を設定することができる。

$$\dots (4)$$

$$\dots (5)$$

$$\dots (6)$$

～(3b)についても次式(4a)～(6a)、(4

b) ~ (6b) が得られる。

$$W/H = 2.7 \quad \dots (4a)$$

$$W/H \leq 4.0 \quad \dots (5a)$$

$$2.0 \leq W/H \leq 3.2 \quad \dots (6a)$$

$$H = W/2.7 \quad \dots (4b)$$

$$H \geq W/4.0 \quad \dots (5b)$$

$$W/2.0 \geq H \geq W/3.2 \quad \dots (6b)$$

【0107】このような第2の実施形態によっても第1の実施形態と同様の作用効果が得られると共に、構成を簡単なものとすることができ、製造コストの低減も図れるようになる。

【0108】(第3の実施形態) 図9ないし図11は本発明の第3の実施形態を示すもので、第1の実施形態と異なるところは、サブマウント2に代えてSi(シリコン)系材料であるSiのサブマウント6を設けたところである(図9参照)。このSiのサブマウント6は、図10に示すように、Si基板部6aに上面電極6bおよび下面電極6cをそれぞれ形成し、下面電極6c側には金錫合金はんだ層5を成膜している。また、サブマウント6は、厚さ寸法Hsが例えば80μmで、幅寸法Wsが750μmのものを使用している。

【0109】この実施形態においては、Siのサブマウント6を使用するので、第1の実施形態において図6を参照して説明したように、Siの熱膨張係数がGaAsよりも小さく、且つヤング率がGaAsよりも大きいことから、半導体レーザチップ3がマウント時に受ける残留応力は、サブマウント6の厚さ寸法の変化によって大きく変動する。

$$h = 200 \mu m \quad \dots (7)$$

$$260 \mu m \geq h \geq 160 \mu m \quad \dots (8)$$

$$220 \mu m \geq h \geq 180 \mu m \quad \dots (9)$$

【0112】同様に、式(1a) ~ (3a)、(1b) ~ (3b) についても次式(7a) ~ (9a)、(7

$$W/h = 3.5 \quad \dots (7a)$$

$$2.7 \leq W/h \leq 4.4 \quad \dots (8a)$$

$$3.2 \leq W/h \leq 3.9 \quad \dots (9a)$$

$$h = W/3.5 \quad \dots (7b)$$

$$W/2.7 \geq h \geq W/4.4 \quad \dots (8b)$$

$$W/3.2 \geq h \geq W/3.9 \quad \dots (9b)$$

【0113】したがって、第3の実施形態においては、GaAsの半導体レーザチップ3とは違う材料であるSiのサブマウント6を用いる場合でも、その厚さ寸法hを上述のように選んで設定することで、発光領域4に対して残留応力の悪影響を受けないように構成することができ、さらには、実用上必要な電流の範囲でキンクが発生しないようにすることができる。そして、このように材質の異なるサブマウント6を使用することができるので、安価な材料であるSiを選択して用いることができ、製造コストの低減も図れるようになる。

【0114】(第4の実施形態) 図12ないし図15

【0110】図11は、第1の実施形態と同様にして計算した結果を示すもので、横軸にSiサブマウント6の厚さ寸法Hsをとり、縦軸にGaAs半導体レーザチップ3の発光領域4が受ける応力をプロットしたものである。この結果、発光領域4に残留応力を受けなくなるときのSiサブマウント6の厚さ寸法Hsが80μmであることがわかる。なお、この図では、第1の実施形態と異なり、シミュレーションでも示した図5と同様に、発光領域4は、サブマウント6の厚さ寸法Hsが薄い側で引張応力を受け、厚さ寸法Hsが厚い側で圧縮応力を受ける。

【0111】このサブマウント6の厚さ寸法Hsの最適な値については、半導体レーザチップ3の厚さ寸法Hと関係しており、具体的にはこれらの和の厚さ寸法hにより最適な値が決まることになる。したがって、厚さ寸法hの条件で示すと、前述の式(1)と同様にして式

(7) のようになる。また、前述の式(2)、(3)と同様に、図11の結果から、60MPa以下の応力の条件は式(8)のようになり、30MPa以下の応力の条件は式(9)のようになる。

b) ~ (9b) が得られる。

は、本発明の第4の実施形態を示すもので、第1の実施形態と異なるところは、サブマウント2および半導体レーザチップ3に代えて、InP系材料により形成されているサブマウント7および半導体レーザチップ8を用いた構成に適用したところである(図12参照)。

【0115】半導体レーザチップ8は、図13に示すように、InP基板に活性層を含んだ各種の半導体層を積層形成した基板部8aに、上部電極8b、下部電極8cをそれぞれ形成すると共に、下部電極8c側の面には金錫合金はんだ層5を成膜している。発光領域9は、上部電極8b側の中央部に形成される。また、同様に、サブ

マウント7は、図14に示すように、InP基板7aに上面電極7bおよび下面電極7cをそれぞれ形成し、下面電極7c側には金錫合金はんだ層5を成膜している。この構成においては、半導体レーザチップ8は、厚さ寸法Hが例えば120 $\mu$ mで、幅寸法Wが700 $\mu$ mのものを使用している。また、サブマウント7は、厚さ寸法Hsが例えば160 $\mu$ mで、幅寸法Wsが750 $\mu$ mのものを使用している。

【0116】前述同様にして、半導体レーザチップ8とサブマウント7との和の厚さ寸法h(=H+Hs)につ

$$h = 280 \mu\text{m}$$

$$h \geq 180 \mu\text{m}$$

$$h \geq 220 \mu\text{m}$$

【0117】同様に、式(1a)～(3a)、(1b)～(3b)についても次式(10a)～(12a)、

$$W/h = 2.5$$

$$W/h \leq 4.0$$

$$W/h \leq 3.2$$

$$h = W/2.5$$

$$h \geq W/4.0$$

$$h \geq W/3.2$$

【0118】(第5の実施形態)図16は、本発明の第5の実施形態を示すもので、第4の実施形態と異なるところは、サブマウント7を設けない構成としたところである。この場合には、第4の実施形態において半導体レーザチップ8とサブマウント7とが共にInPを用いたものであったことから、これを一体のものとして設ける

$$H = 280 \mu\text{m}$$

$$H \geq 180 \mu\text{m}$$

$$H \geq 220 \mu\text{m}$$

【0120】同様に、式(10a)～(12a)、(10b)～(12b)についても次式(13a)～(15

$$W/H = 2.5$$

$$W/H \leq 4.0$$

$$W/H \leq 3.2$$

$$H = W/2.5$$

$$H \geq W/4.0$$

$$H \geq W/3.2$$

【0121】(第6の実施形態)図17および図18は、本発明の第6の実施形態を示すもので、第4の実施形態と異なるところは、サブマウント7に代えてGaAsのサブマウント2を用いたところである(図17参照)。サブマウント2は、厚さ寸法Hsが例えば200 $\mu$ mで、幅寸法Wsが750 $\mu$ mのものを使用している。

【0122】図18は、第4の実施形態と同様にして計算した結果を示すもので、横軸にGaAsのサブマウント2の厚さ寸法Hsをとり、縦軸にInP半導体レーザチップ8の発光領域9が受ける応力をプロットしたものである。ここでは、発光領域9が受ける残留応力は、厚

いて、半導体レーザチップ8の発光領域9が受ける残留応力について計算した結果は図15に示すようになる。ここでは、発光領域9が受ける残留応力は、厚さ寸法hが薄い側で圧縮応力であり、厚さ寸法hが厚い側で引張応力となる。この結果から、式(1)～(3)で示したのと同様に、厚さ寸法hの最適な値は、式(10)に示した280 $\mu$ mであることがわかる。また、前述のように60MPa以下の応力の条件および30MPa以下の応力の条件は、次式(11)、(12)のようになる。

$$\dots (10)$$

$$\dots (11)$$

$$\dots (12)$$

(10b)～(12b)が得られる。

$$\dots (10a)$$

$$\dots (11a)$$

$$\dots (12a)$$

$$\dots (10b)$$

$$\dots (11b)$$

$$\dots (12b)$$

構成と見なすことができる。

【0119】したがって、第4の実施形態で示した式(10)～(12)において、寸法hに代えて半導体レーザチップ8の厚さ寸法Hを代入することで得る式(13)～(15)により同様の条件を設定することができる。

$$\dots (13)$$

$$\dots (14)$$

$$\dots (15)$$

a)、(13b)～(15b)が得られる。

$$\dots (13a)$$

$$\dots (14a)$$

$$\dots (15a)$$

$$\dots (13b)$$

$$\dots (14b)$$

$$\dots (15b)$$

さ寸法hが薄い側で圧縮応力であり、厚さ寸法hが厚い側で引張応力となる。この結果、発光領域9に残留応力を受けなくなるときのサブマウント2の厚さ寸法Hsが200 $\mu$ mであることがわかる。

【0123】前述と同様にして、サブマウント2の厚さ寸法Hsと半導体レーザチップ8の厚さ寸法Hとの和の厚さ寸法hについて最適な値を求めると、前述の式(10)と同様にして式(16)のようになる。また、前述の式(11)、(12)と同様に、図18の結果から、60MPa以下の応力の条件は式(17)のようになり、30MPa以下の応力の条件は式(18)のようになる。

$$h = 320 \mu\text{m} \quad \dots (16)$$

$$h \geq 190 \mu\text{m} \quad \dots (17)$$

$$h \geq 260 \mu\text{m} \quad \dots (18)$$

【0124】同様に、式(10)～(12a)、(10b)～(12b)についても、次式(16a)～(18

$$W/h = 2.2 \quad \dots (16a)$$

$$W/h \leq 3.7 \quad \dots (17a)$$

$$W/h \leq 2.7 \quad \dots (18a)$$

$$h = W/2.2 \quad \dots (16b)$$

$$h \geq W/3.7 \quad \dots (17b)$$

$$h \geq W/2.7 \quad \dots (18b)$$

【0125】(第7の実施形態)図19および図20は、本発明の第7の実施形態を示すもので、第4の実施形態と異なるところは、サブマウント7に代えて、Siのサブマウント6を設けたところである(図19参照)。前述同様にして、半導体レーザチップ8の厚さ寸法Hとサブマウント6の厚さ寸法Hsの和の厚さ寸法h

$$h = 220 \mu\text{m} \quad \dots (19)$$

$$340 \mu\text{m} \geq h \geq 160 \mu\text{m} \quad \dots (20)$$

$$270 \mu\text{m} \geq h \geq 190 \mu\text{m} \quad \dots (21)$$

$$W/h = 3.2 \quad \dots (19a)$$

$$2.1 \leq W/h \leq 4.4 \quad \dots (20a)$$

$$2.6 \leq W/h \leq 3.7 \quad \dots (21a)$$

$$h = W/3.2 \quad \dots (19b)$$

$$W/2.1 \geq h \geq W/4.4 \quad \dots (20b)$$

$$W/2.6 \geq h \geq W/3.7 \quad \dots (21b)$$

【0127】(第8の実施形態)図21および図22は本発明の第8の実施形態を示すもので、第1の実施形態と異なるところは、鉄系材料の台座1に代えて銅系材料からなる台座10を用いて構成したところである(図21参照)。前述同様にして、半導体レーザチップ3の厚さ寸法Hとサブマウント2の厚さ寸法Hsの和の厚さ寸法hについて最適な条件を求めると、図20の結果か

$$h = 240 \mu\text{m} \quad \dots (22)$$

$$320 \mu\text{m} \geq h \geq 200 \mu\text{m} \quad \dots (23)$$

$$280 \mu\text{m} \geq h \geq 210 \mu\text{m} \quad \dots (24)$$

$$W/h = 2.9 \quad \dots (22a)$$

$$2.2 \leq W/h \leq 3.5 \quad \dots (23a)$$

$$2.5 \leq W/h \leq 3.3 \quad \dots (24a)$$

$$h = W/2.9 \quad \dots (22b)$$

$$W/2.2 \geq h \geq W/3.5 \quad \dots (23b)$$

$$W/2.5 \geq h \geq W/3.3 \quad \dots (24b)$$

【0129】このような第8の実施形態によれば、台座10として銅系材料を用いたことにより、鉄系材料の台座1を用いる場合に比べて、熱伝導性を高めることができ、より放熱特性の改善を図ることができる。そして、このことは、銅系材料の台座10が鉄系材料の台座1よりも熱膨張係数が大きく、熱応力的には不利な材料であるにもかかわらず、本発明が提案するところの条件を満たすように寸法を設定することで材料に起因した不利な

a)、(16b)～(18b)が得られる。

について最適な条件を求めると、図20の結果から、それぞれ次式(19)～(21)、(19a)～(21a)、(19b)～(21b)のようになる。なお、発光領域9が受ける残留応力は、厚さ寸法hが薄い側で引張応力であり、厚さ寸法hが厚い側で圧縮応力である。

【0126】

ら、それぞれ次式(22)～(24)、(22a)～(24a)、(22b)～(24b)のようになる。なお、発光領域4が受ける残留応力は、厚さ寸法hが薄い側で引張応力であり、厚さ寸法hが厚い側で圧縮応力である。

【0128】

点を解消して、放熱特性にも優れたものとして、半導体レーザチップ3を大電流で駆動することも可能となる構成を得ることができる。

【0130】また、前述同様に、半導体レーザチップ3とサブマウント2とを同じ材質のものとしながら別体で設けるので、両者の間の残留熱応力をなくし、且つ、半導体レーザチップ3を製作した後に所定厚さ寸法Hに研削した状態であらかじめ準備しておき、サブマウント2

の厚さ寸法  $H_s$  を調整することで前述の厚さ寸法  $h$  を最適な厚さに調整することができるので、半導体レーザチップ 3 に対して微妙な調整を必要とする研削加工処理を行なう必要がないので、製造工程管理を容易にすることができると共に信頼性の向上も確保することができるようになる。

【0131】さらに、次のような効果も得られる。すなわち、半導体レーザチップ 3 は、通常、ウエハ状態で作成されたものを劈開などの加工工程を経て反射面を形成しながら所定の寸法に切断形成される。このとき行う劈開作業は、ウエハの厚さ寸法が薄いほどチップの欠けなどのない良質なものを得ることができる。この点で、本実施形態においては、半導体レーザチップ 3 を製作する際に、そのチップの厚さ寸法  $H$  のみではなくサブマウント 2 の厚さ寸法との合計の厚さ寸法  $h$  が式 (1) の条件を満たせば前述した効果を得ることができるので、ウエ

$$H = 240 \mu\text{m} \quad \dots (25)$$

$$320 \mu\text{m} \geq H \geq 200 \mu\text{m} \quad \dots (26)$$

$$280 \mu\text{m} \geq H \geq 210 \mu\text{m} \quad \dots (27)$$

【0134】同様に、式 (23a) ~ (24a)、(22b) ~ (24b) についても次式 (25a) ~ (27

$$W/H = 2.9 \quad \dots (25a)$$

$$2.2 \leq W/H \leq 3.5 \quad \dots (26a)$$

$$2.5 \leq W/H \leq 3.3 \quad \dots (27a)$$

$$H = W/2.9 \quad \dots (25b)$$

$$W/2.2 \geq H \geq W/3.5 \quad \dots (26b)$$

$$W/2.5 \geq H \geq W/3.3 \quad \dots (27b)$$

【0135】このような第 9 の実施形態によっても第 8 の実施形態と同様の作用効果が得られると共に、構成を簡単なものとすることができ、製造コストの低減も図れるようになる。

【0136】(第 10 の実施形態) 図 24 および図 25 は本発明の第 10 の実施形態を示すもので、第 8 の実施形態と異なるところは、サブマウント 2 に代えて Si (シリコン) 系材料である Si のサブマウント 6 を設けたところである (図 24 参照)。この Si のサブマウント 6 は、前述した第 3 の実施形態で図 10 に示すように、Si 基板部 6a に上面電極 6b および下面電極 6c をそれぞれ形成し、下面電極 6c 側には金錫合金はんだ層 5 を成膜している。また、サブマウント 6 は、厚さ寸法  $H_s$  が例えば  $80 \mu\text{m}$  で、幅寸法  $W_s$  が  $750 \mu\text{m}$  のものを使用している。

【0137】この実施形態においては、Si のサブマウント 6 を使用するので、第 1 の実施形態において図 6 を参照して説明したように、Si の熱膨張係数が GaAs よりも小さく、且つヤング率が GaAs よりも大きいことから、半導体レーザチップ 3 がマウント時に受ける残留応力は、サブマウント 6 の厚さ寸法の変化によって大

$$h = 200 \mu\text{m} \quad \dots (28)$$

$$230 \mu\text{m} \geq h \geq 170 \mu\text{m} \quad \dots (29)$$

ハの厚さ寸法の制約を受けずに加工し易い厚さまで研磨などで薄くすることができる。これにより、半導体レーザチップ 3 の加工性の向上も図れる。

【0132】(第 9 の実施形態) 図 23 は本発明の第 9 の実施形態を示すもので、第 8 の実施形態と異なるところは、サブマウント 2 を設けない構成としたところである。この場合には、第 1 の実施形態において半導体レーザチップ 3 とサブマウント 2 とが共に GaAs を用いたものであったことから、これを一体のものとして設ける構成と見なすことができる。

【0133】したがって、第 8 の実施形態で示した式 (22) ~ (24) において、寸法  $h$  に代えて半導体レーザチップ 3 の厚さ寸法  $H$  を代入することで得る式 (25) ~ (27) により同様の条件を設定することができる。

a)、(25b) ~ (27b) が得られる。

きく変動する。

【0138】図 25 は、第 8 の実施形態と同様にして計算した結果を示すもので、横軸に Si サブマウント 6 の厚さ寸法  $H_s$  をとり、縦軸に GaAs 半導体レーザチップ 3 の発光領域 4 が受ける応力をプロットしたものである。この結果、発光領域 4 に残留応力を受けなくなるときの Si サブマウント 6 の厚さ寸法  $H_s$  が  $80 \mu\text{m}$  であることがわかる。なお、この図では、第 8 の実施形態と異なり、シミュレーションでも示した図 6 と同様に、発光領域 4 は、サブマウント 6 の厚さ寸法  $H_s$  が薄い側で引張応力を受け、厚さ寸法  $H_s$  が厚い側で圧縮応力を受ける。

【0139】このサブマウント 6 の厚さ寸法  $H_s$  の最適な値については、半導体レーザチップ 3 の厚さ寸法  $H$  と関係しており、具体的にはこれらの和の厚さ寸法  $h$  により最適な値が決まることになる。したがって、厚さ寸法  $h$  の条件で示すと、前述の式 (22) と同様にして式 (28) のようになる。また、前述の式 (23)、(24) と同様に、図 25 の結果から、 $60 \text{ MPa}$  以下の応力の条件は式 (29) のようになり、 $30 \text{ MPa}$  以下の応力の条件は式 (30) のようになる。

$$220\mu\text{m} \geq h \geq 180\mu\text{m} \quad \dots (30)$$

【0140】同様に、式(22a)～(24a)、(2a)、(28b)～(30b)が得られる。  
2b)～(24b)についても次式(28a)～(30

$$W/h = 3.5 \quad \dots (28a)$$

$$3.0 \leq W/h \leq 4.1 \quad \dots (29a)$$

$$3.2 \leq W/h \leq 3.9 \quad \dots (30a)$$

$$h = W/3.5 \quad \dots (28b)$$

$$W/3.0 \geq h \geq W/4.1 \quad \dots (29b)$$

$$W/3.2 \geq h \geq W/3.9 \quad \dots (30b)$$

【0141】したがって、第10の実施形態においては、第8の実施形態の効果に加えて、GaAsの半導体レーザチップ3とは違う材料であるSiのサブマウント6を用いる場合でも、その厚さ寸法hを上述のように選んで設定することで、発光領域4に対して残留応力の悪影響を受けないように構成することができ、さらには、実用上必要な電流の範囲でキックが発生しないようにすることができる。そして、このように材質の異なるサブマウント6を使用することができるので、安価な材料であるSiを選択して用いることができ、製造コストの低減も図れるようになる。

【0142】(第11の実施形態)図26および図27は、本発明の第11の実施形態を示すもので、第8の実施形態と異なるところは、サブマウント2および半導体レーザチップ3に代えて、InP系材料により形成されているサブマウント7および半導体レーザチップ8を用いた構成に適用したところである(図26参照)。

【0143】半導体レーザチップ8は、前述した第4の実施形態の図13に示したように、InP基板に活性層を含んだ各種の半導体層を積層形成した基板部8aに、上部電極8b、下部電極8cをそれぞれ形成すると共に、下部電極8c側の面には金錫合金はんだ層5を成膜

$$h = 270\mu\text{m} \quad \dots (31)$$

$$h \geq 200\mu\text{m} \quad \dots (32)$$

$$350\mu\text{m} \geq h \geq 220\mu\text{m} \quad \dots (33)$$

【0145】同様に、式(22a)～(24a)、(2a)、(31b)～(33b)が得られる。  
2b)～(24b)についても次式(31a)～(33

$$W/h = 2.6 \quad \dots (31a)$$

$$W/h \leq 3.5 \quad \dots (32a)$$

$$2.0 \leq W/h \leq 3.2 \quad \dots (33a)$$

$$h = W/2.6 \quad \dots (31b)$$

$$h \geq W/3.5 \quad \dots (32b)$$

$$W/2.0 \geq h \geq W/3.2 \quad \dots (33b)$$

【0146】(第12の実施形態)図28は、本発明の第12の実施形態を示すもので、第11の実施形態と異なるところは、サブマウント7を設けない構成としたところである。この場合には、第11の実施形態において半導体レーザチップ8とサブマウント7とが共にInPを用いたものであったことから、これを一体のものとし

$$H = 270\mu\text{m} \quad \dots (34)$$

$$H \geq 200\mu\text{m} \quad \dots (35)$$

している。発光領域9は、上部電極8b側の中央部に形成される。また、同様に、サブマウント7は、図14に示したように、InP基板7aに上面電極7bおよび下面電極7cをそれぞれ形成し、下面電極7c側には金錫合金はんだ層5を成膜している。この構成においては、半導体レーザチップ8は、厚さ寸法Hが例えば120μmで、幅寸法Wが700μmのものを使用している。また、サブマウント7は、厚さ寸法Hsが例えば150μmで、幅寸法Wsが750μmのものを使用している。

【0144】前述同様にして、半導体レーザチップ8とサブマウント7との和の厚さ寸法h(=H+Hs)について、半導体レーザチップ8の発光領域9が受ける残留応力について計算した結果は図27に示すようになる。ここでは、発光領域9が受ける残留応力は、厚さ寸法hが薄い側で圧縮応力であり、厚さ寸法hが厚い側で引張応力となる。この結果から、式(22)～(24)で示したのと同様に、厚さ寸法hの最適値は、式(31)に示した270μmであることがわかる。また、前述のように60MPa以下の応力の条件および30MPa以下の応力の条件は、次式(32)、(33)のようになる。

て設ける構成と見なすことができる。

【0147】したがって、第11の実施形態で示した式(31)～(33)において、寸法hに代えて半導体レーザチップ8の厚さ寸法Hを代入することで得る式(34)～(36)により同様の条件を設定することができる。

$$350\mu\text{m} \geq H \geq 220\mu\text{m} \quad \dots (36)$$

【0148】同様に、式(31a)～(33a)、(31b)～(33b)についても次式(34a)～(36b)が得られる。

$$W/H = 2.6 \quad \dots (34a)$$

$$W/H \leq 3.5 \quad \dots (35a)$$

$$2.0 \leq W/H \leq 3.2 \quad \dots (36a)$$

$$H = W/2.6 \quad \dots (34b)$$

$$H \geq W/3.5 \quad \dots (35b)$$

$$W/2.0 \geq H \geq W/3.2 \quad \dots (36b)$$

【0149】(第13の実施形態)図29および図30は、本発明の第13の実施形態を示すもので、第11の実施形態と異なるところは、サブマウント7に代えてGaAsのサブマウント2を用いたところである(図29参照)。サブマウント2は、厚さ寸法Hsが例えば150μmで、幅寸法Wsが750μmのものを使用している。

【0150】図30は、第11の実施形態と同様にして計算した結果を示すもので、横軸にGaAsのサブマウント2の厚さ寸法Hsをとり、縦軸にInP半導体レーザチップ8の発光領域9が受ける応力をプロットしたものである。ここでは、発光領域9が受ける残留応力は、

$$h = 270\mu\text{m} \quad \dots (37)$$

$$h \geq 200\mu\text{m} \quad \dots (38)$$

$$h \geq 220\mu\text{m} \quad \dots (39)$$

【0152】同様に、式(31)～(33a)、(31b)～(33b)についても、次式(37a)～(39b)が得られる。

$$W/h = 2.6 \quad \dots (37a)$$

$$W/h \leq 3.5 \quad \dots (38a)$$

$$W/h \leq 3.2 \quad \dots (39a)$$

$$h = W/2.6 \quad \dots (37b)$$

$$h \geq W/3.5 \quad \dots (38b)$$

$$h \geq W/3.2 \quad \dots (39b)$$

【0153】(第14の実施形態)図31および図32は、本発明の第14の実施形態を示すもので、第11の実施形態と異なるところは、サブマウント7に代えて、Siのサブマウント6を設けたところである(図31参照)。前述同様にして、半導体レーザチップ8の厚さ寸法Hとサブマウント6の厚さ寸法Hsの和の厚さ寸法h

$$h = 220\mu\text{m} \quad \dots (40)$$

$$280\mu\text{m} \geq h \geq 170\mu\text{m} \quad \dots (41)$$

$$250\mu\text{m} \geq h \geq 190\mu\text{m} \quad \dots (42)$$

$$W/h = 3.2 \quad \dots (40a)$$

$$2.5 \leq W/h \leq 4.1 \quad \dots (41a)$$

$$2.8 \leq W/h \leq 3.7 \quad \dots (42a)$$

$$h = W/3.2 \quad \dots (40b)$$

$$W/2.5 \geq h \geq W/4.1 \quad \dots (41b)$$

$$W/2.8 \geq h \geq W/3.7 \quad \dots (42b)$$

【0155】(他の実施形態)本発明は、上記実施形態にのみ限定されるものではなく、次のように変形また拡張できる。半導体レーザチップは、GaAs、InPに

厚さ寸法Hsが薄い側で圧縮応力であり、厚さ寸法Hsが厚い側で引張応力となる。この結果、発光領域9に残留応力を受けなくなるときのサブマウント2の厚さ寸法Hsが150μmであることがわかる。

【0151】前述と同様にして、サブマウント2の厚さ寸法Hsと半導体レーザチップ8の厚さ寸法Hとの和の厚さ寸法hについて最適な値を求めると、前述の式(31)と同様にして式(37)のようになる。また、前述の式(32)、(33)と同様に、図30の結果から、60MPa以下の応力の条件は式(38)のようになり、30MPa以下の応力の条件は式(39)のようになる。

について最適な条件を求めると、図32の結果から、それぞれ次式(40)～(42)、(40a)～(42a)、(40b)～(42b)のようになる。なお、発光領域9が受ける残留応力は、厚さ寸法hが薄い側で引張応力であり、厚さ寸法hが厚い側で圧縮応力である。

【0154】

限らず、他の母材を用いる半導体レーザチップを用いるものでも良い。また、サブマウントや台座も上記実施例で用いたもの以外のものを使用することができる。この

場合に、熱膨張係数やヤング率などを考慮して各材料を選定し、それらに適合した厚さ寸法や幅寸法に設定することで、材質によらず残留応力を緩和あるいは無くした状態とすることができるようになる。

【0156】また、上記実施形態にて説明してきたように、図4、図16、図18のデータおよび図7の物性値から考慮すると、台座が鉄系からなる場合には、半導体レーザチップ3およびサブマウント2が化合物半導体、より厳密には III-V 族系半導体から構成される場合には、発光領域に生ずる残留応力を効果的に低減することができる。

【0157】特に、半導体レーザチップ3およびサブマウント2の厚さ制御を、残留応力が圧縮応力から引張応力へ転ずる厚さ寸法以上の厚さに制御することで、残留応力を問題のないレベルに保持できると言える。これは、図7からわかるように、GaAs と InP とはその物性値が Si に対して似通っていることから、半導体レーザチップ3とサブマウント2とが同じ III-V 族系半導体からなる場合（例えば、半導体レーザチップ3、サブマウント2が共に GaAs の場合）には残留応力の制御がし易いことが理解される。さらに、半導体レーザチップ3とサブマウント2とが異なる III-V 族系半導体からなる場合においても、残留応力の向きが変化する厚さ以上の厚さにすることで、残留応力の制御がしやすくなると言える。

【0158】台座は、金属のものをを用いたが、少なくとも表面に金属のめっきなどを施したものをを用いれば、金属ではない材質のものをを用いても良い。サブマウントは、1枚のみ用いるものについて述べたが、必要に応じて複数枚のサブマウントを用いる構成とすることもできる。金錫はんだ層5を設けるようにしたが、他のはんだを用いても良い。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す外観斜視図

【図2】半導体レーザチップの模式的断面図

【図3】サブマウントの模式的断面図

【図4】厚さ寸法hに対する半導体レーザチップの発光

領域が受ける応力の値を示す相関図

【図5】半導体レーザチップの発光領域の発光領域が受けている残留応力とキンクが発生する電流値との相関図

【図6】サブマウントの厚さ寸法を変えた場合の各部の応力分布をシミュレーションにより求めた結果を示す図

【図7】種々の材料についてヤング率と線膨張係数との相関で示す図

【図8】本発明の第2の実施形態を示す図1相当図

【図9】本発明の第3の実施形態を示す図1相当図

【図10】図3相当図

【図11】図4相当図

【図12】本発明の第4の実施形態を示す図1相当図

【図13】図2相当図

【図14】図3相当図

【図15】図4相当図

【図16】本発明の第5の実施形態を示す図1相当図

【図17】本発明の第6の実施形態を示す図1相当図

【図18】図4相当図

【図19】本発明の第7の実施形態を示す図1相当図

【図20】図4相当図

【図21】本発明の第8の実施形態を示す図1相当図

【図22】図4相当図

【図23】本発明の第9の実施形態を示す図1相当図

【図24】本発明の第10の実施形態を示す図1相当図

【図25】図4相当図

【図26】本発明の第11の実施形態を示す図1相当図

【図27】図4相当図

【図28】本発明の第12の実施形態を示す図1相当図

【図29】本発明の第13の実施形態を示す図1相当図

【図30】図4相当図

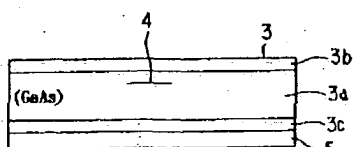
【図31】本発明の第14の実施形態を示す図1相当図

【図32】図4相当図

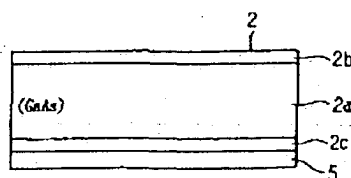
#### 【符号の説明】

1は鉄系材料の台座、2、6、7はサブマウント、3、8は半導体レーザチップ、4、9は発光領域、5は金錫はんだ層、10は銅系材料の台座である。

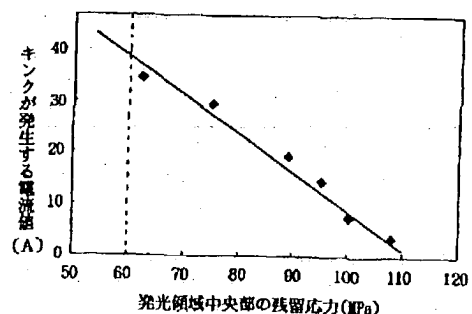
【図2】



【図3】

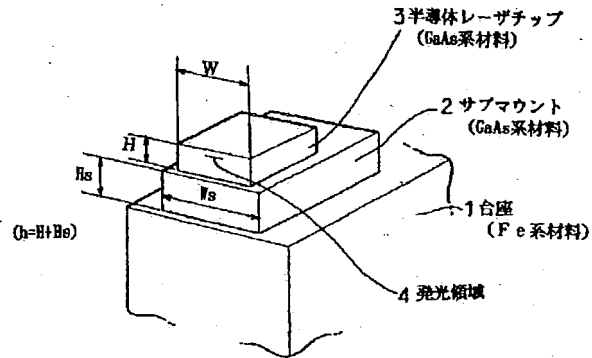


【図5】

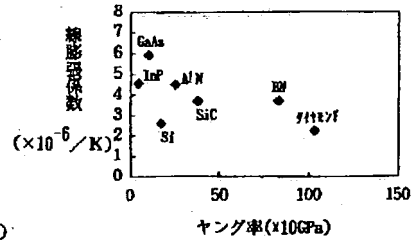




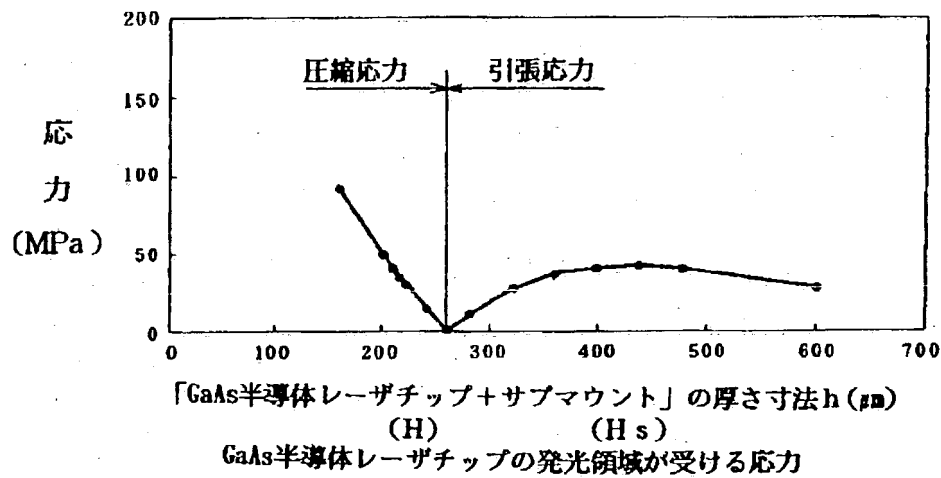
【図1】



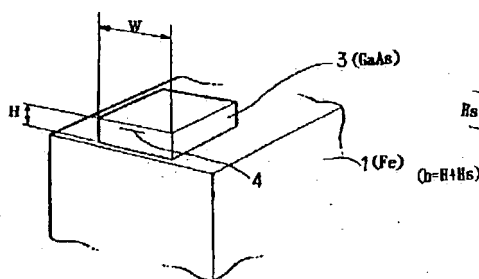
【図7】



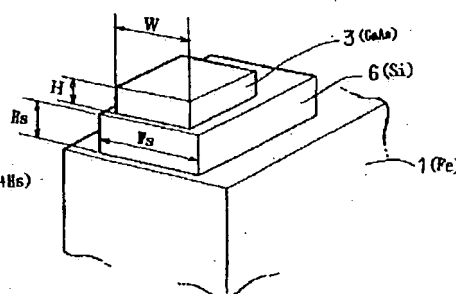
【図4】



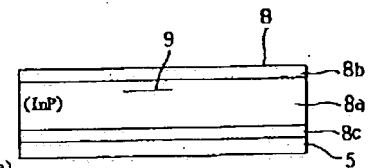
【図8】



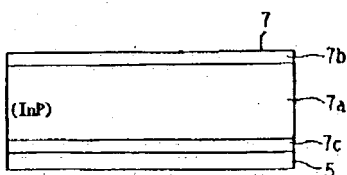
【図9】



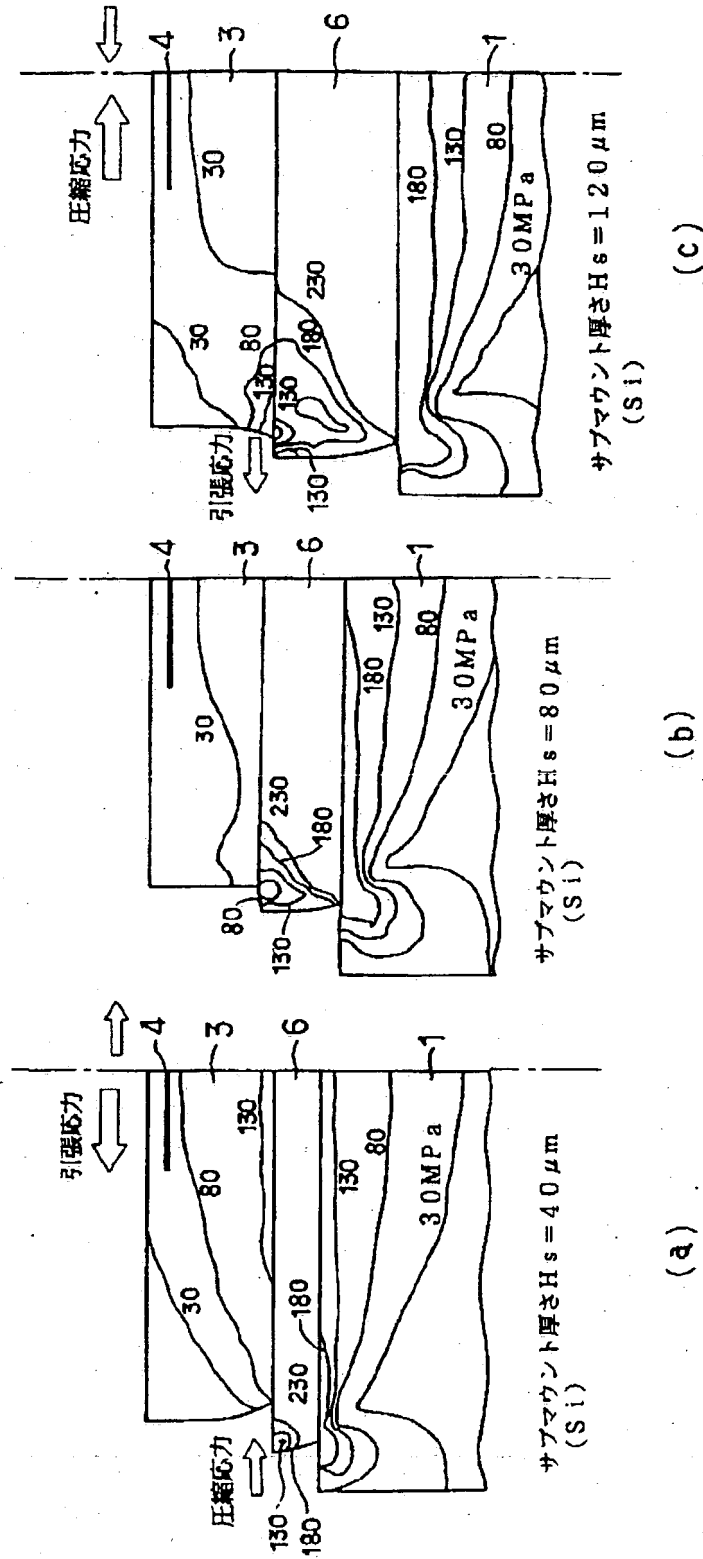
【図13】



【図14】

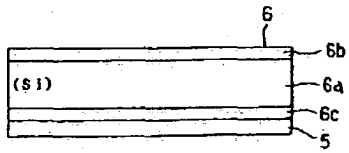


【図6】

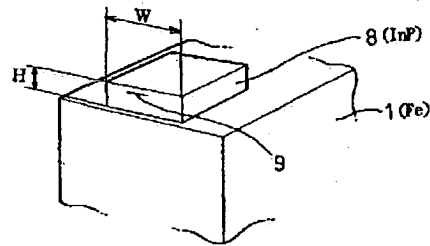


「半導体レーザチップ+サブマウント+台座」構造の残留応力  
 (GaAs) (Si) (Fe)  
 ( $H = 120 \mu\text{m}$ )

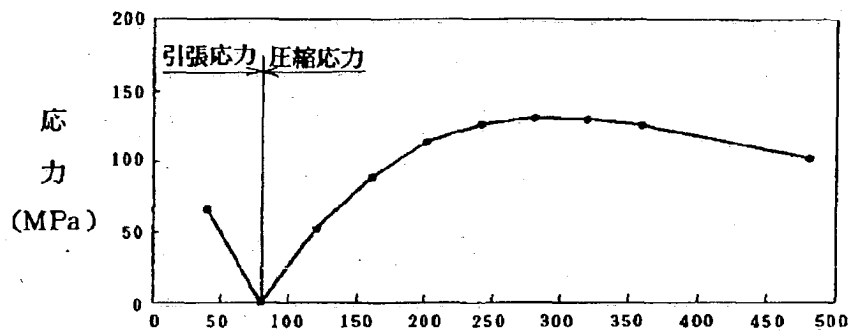
【図10】



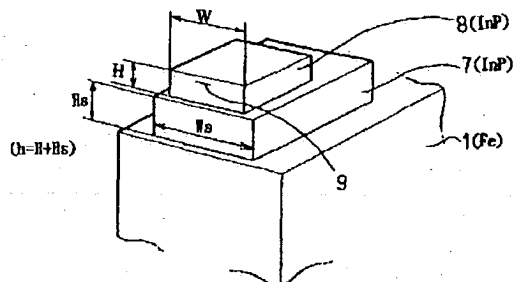
【図16】



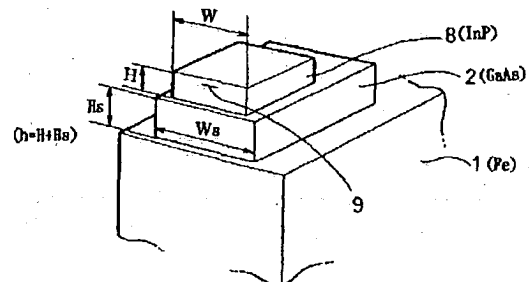
【図11】

Si サブマウントの厚さ寸法  $H_s$  ( $\mu\text{m}$ )GaAs半導体レーザチップの発光領域が受ける応力  
( $H = 120 \mu\text{m}$ )

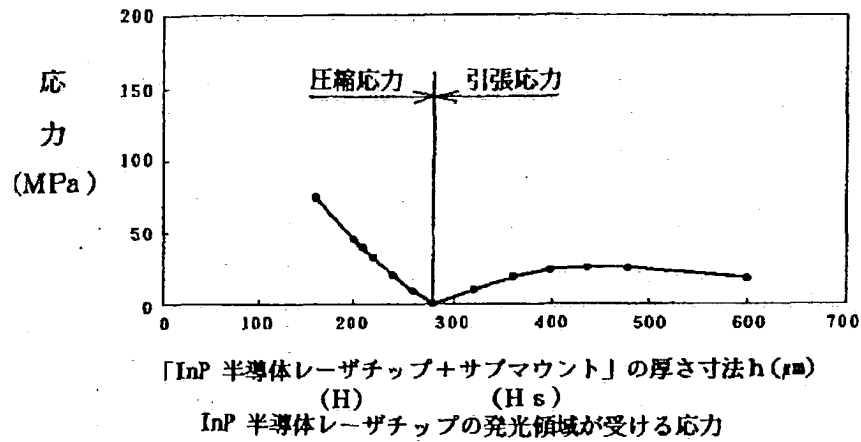
【図12】



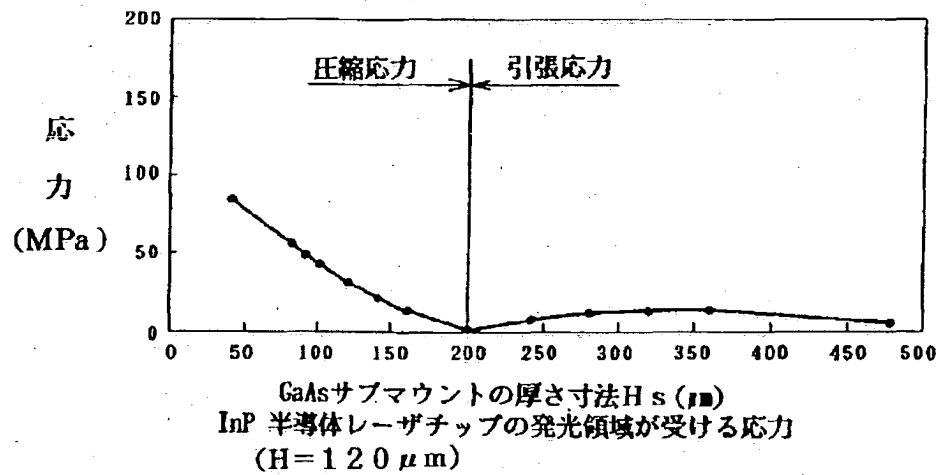
【図17】



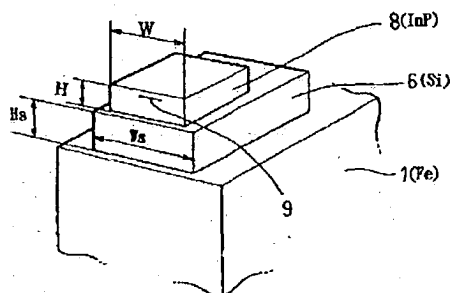
【図15】



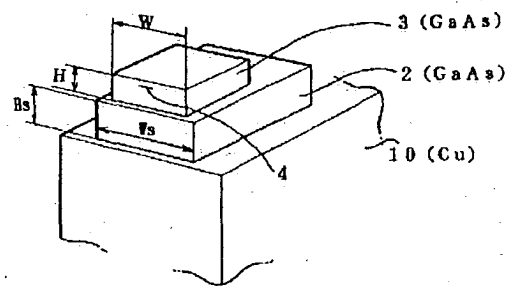
【図18】



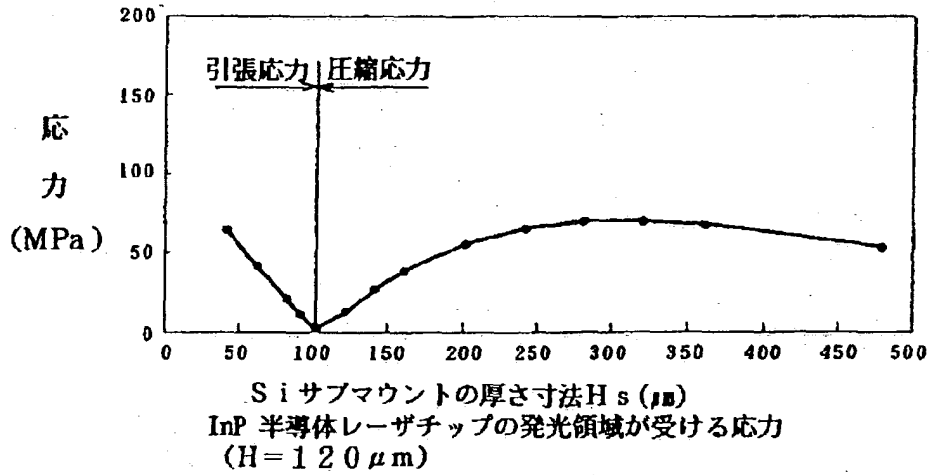
【図19】



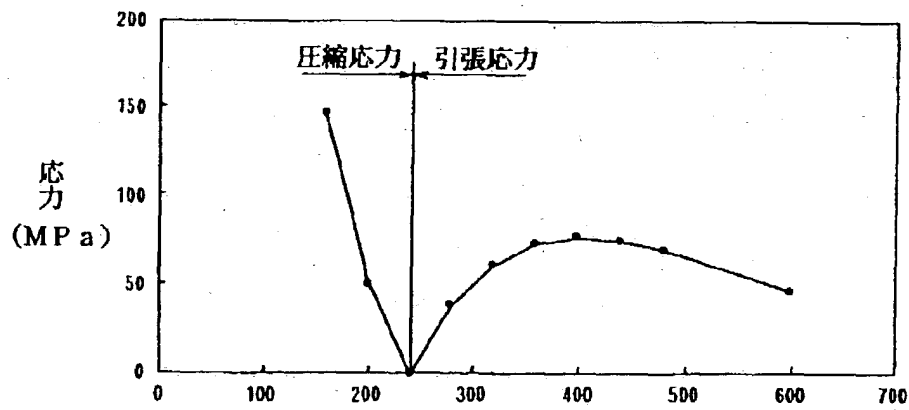
【図21】



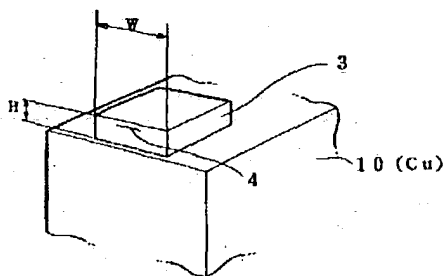
【図20】



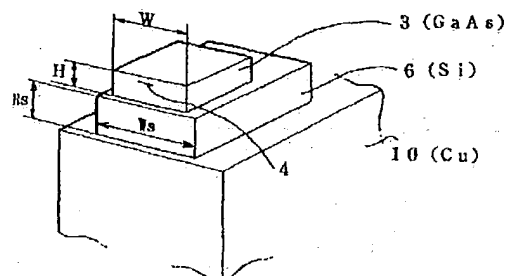
【図22】



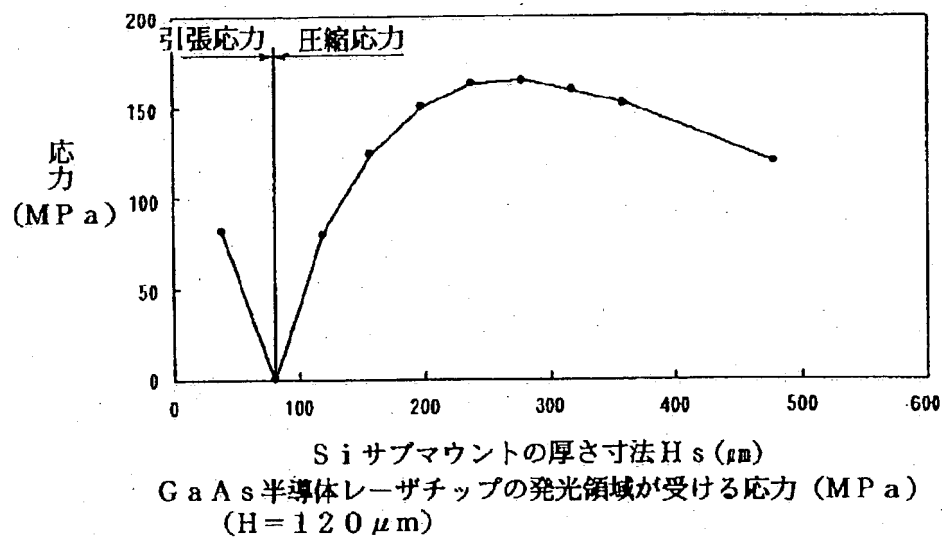
【図23】



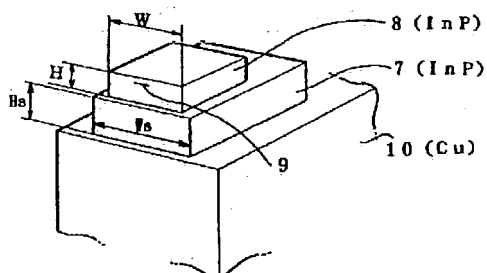
【図24】



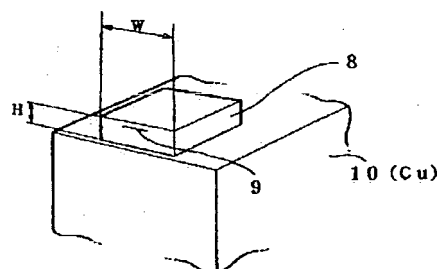
【図25】



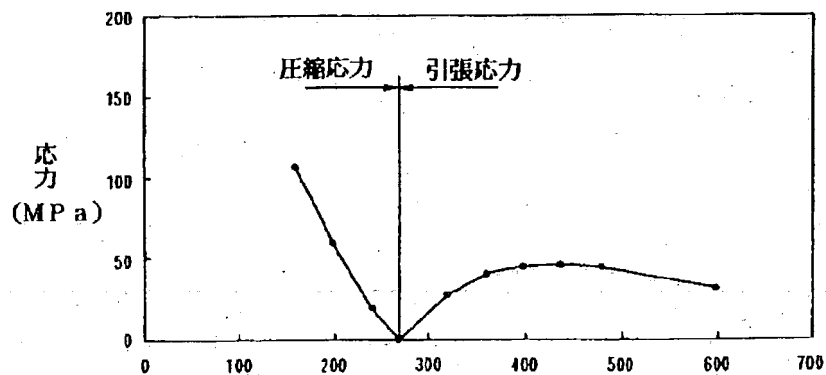
【図26】



【図28】



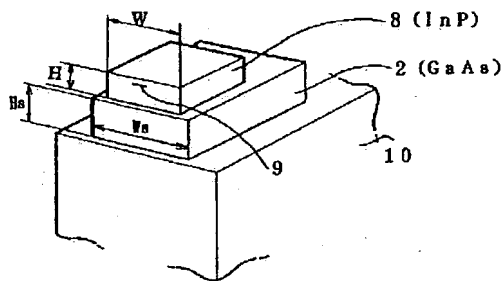
【図27】



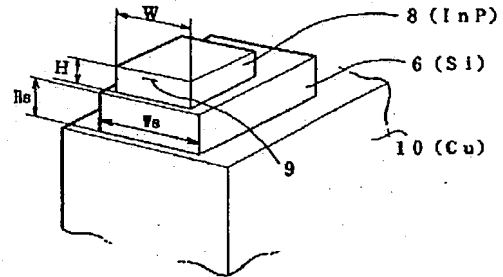
「InP 半導体レーザチップ (H) + サブマウント ( $H_s$ )」の厚さ寸法  $h$  ( $\mu\text{m}$ )

InP 半導体レーザチップの発光領域が受ける応力 (MPa)

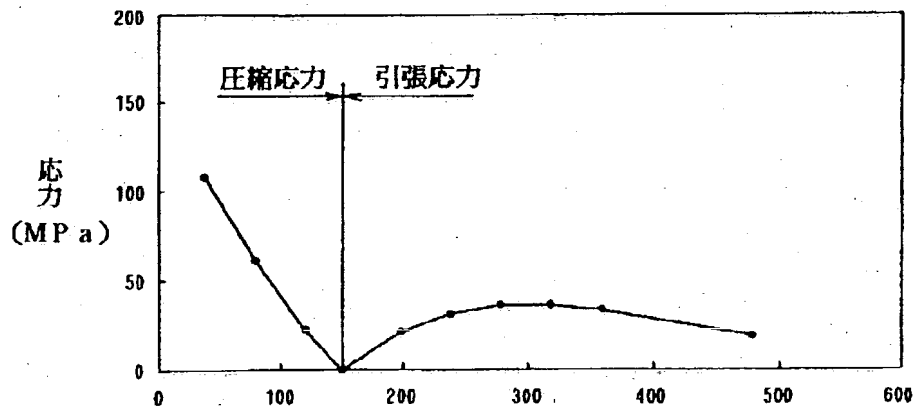
【図29】



【図31】

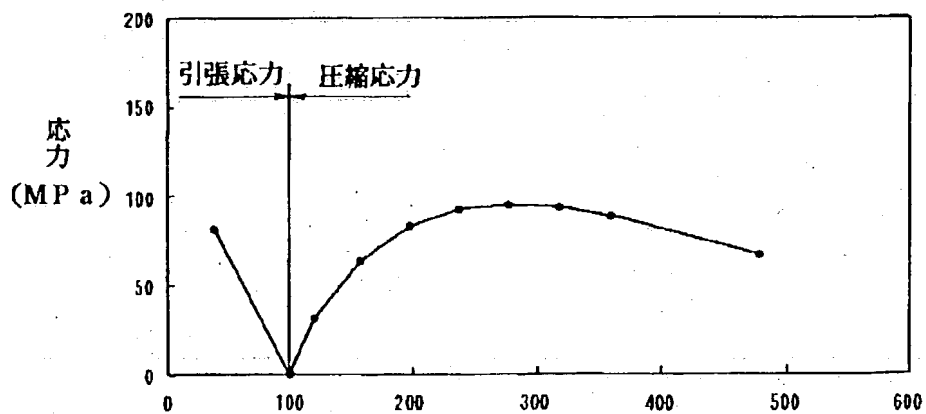


【図30】



GaAsサブマウントの厚さ寸法 $H_s$  ( $\mu\text{m}$ )  
 InP半導体レーザチップの発光領域が受ける応力 (MPa)  
 ( $H = 120 \mu\text{m}$ )

【図32】



Siサブマウントの厚さ寸法 $H_s$  ( $\mu\text{m}$ )  
 InP半導体レーザチップの発光領域が受ける応力 (MPa)  
 ( $H = 120 \mu\text{m}$ )

フロントページの続き

(72) 発明者 安部 克則

愛知県刈谷市昭和町 1 丁目 1 番地 株式会  
社デンソー内

Fターム(参考) 5F073 BA09 CA04 CA12 CB02 DA34  
DA35 EA16 EA28 FA13 FA22